

STUDYOLARDAKI SPOTLARIN  
ISIK SİDDETLERİNİN MİKROİŞLEMCI İLE KONTROLÜ

Eyüp BÜYÜKSOLAK

Anadolu Üniversitesi  
Fen Bilimleri Enstitüsü  
Lisansüstü Yönetmeliği Uyarınca  
Elektrik-Elektronik Mühendisliği Anabilim Dalı  
Elektronik Bilim Dalında  
YÜKSEK LİSANS TEZİ  
Olarak Hazırlanmıştır

Danışman : Doç.Dr.Atila Barkana

Subat-1989

Eyüp Büyüksolak'ın YÜKSEK LİSANS tezi olarak hazırladığı " STUDYODAKI SPOTLARIN MİKROİSLEMCI İLE KONTROLU " başlıklı bu çalışma, jürimizce lisansüstü yönetmeliğinin ilgili maddeleri uyarınca değerlendirilerek kabul edilmiştir.

.22/2/1989

üye : Doç. Dr. Atila Barkana

üye : Prof. Dr. Atalay Barkana

üye : Doç. Dr. Hamdi Atmaca

Fen Bilimleri Enstitüsü Yönetim Kurulu'nun.....  
gün ve...204/2.....sayılı kararıyla onaylanmıştır.

**Prof. Dr. Rüstem KAYA**

Enstitü Müdürü

## TEŞEKKÜR

Bu çalışmayı, bana yüksek lisans tezi olarak veren ve bu konudaki bilgi ve tecrübeleriyle yol gösteren değerli hocam Prof. Dr. Atila BARKANA 'ya tezin yazılmasında emeği geçen arkadaşlarıma teşekkür ederim.

**DNSDZ**

Bu yüksek lisans tezi piyasada bulunan ve bir çok dezavantajı bulunan analog dimmer sistemi yerine kullanılabilir olacak, mikroişlemci kontrollü programlanabilir esnek bir sistem oluşturmak için hazırlanmıştır. Klasik analog kontrollü sistemlerin sahip oldukları, ısı değişiminden etkilenme, offset hataları, sisteme dışarıdan gelen gürültülerin etkileri, analog işaretin iletim güçlükleri gibi dezavantajlar sürekli sorun çıkarmaktadır. Sayısal kontrollü sistemler bu sorunları ortadan kaldırmaktadır.

Gerçekleştirilen sistemde bahsedilen sorunlar ortadan kaldırılmış ve daha esnek bir sistem gerçekleştirilmiştir.

## SUMMARY

In this thesis, a programmable dimmer system with 48 channels each of 5 kw which will be used in studio lighting has been designed and constructed. Firstly a microcomputer which has some functions was realized to control the system. After that peripheral power control units were constructed. The system control programs has been written in assembly language. The system which was realized has many advantages by using microprocessor.

**ÖZET**

Bu çalışmada, stüdyo aydınlatmasında kullanılmak üzere herbiri 5 Kilowatt gücünde 48 kanaldan oluşan programlanabilir bir dimmer sistemi tasarlanmış ve gerçekleştirilmiştir. Öncelikle istenilen fonksiyonları ve kontrolü gerçekleştirecek şekilde bir mikrobilgisayar tasarımı yapılmış, daha sonra bunun çevresindeki güç kontrol birimleri tasarımı yapılmıştır. Sistem kontrol programları makine dilinde yazılmıştır. Sistemin mikroişlemci kontrollü olması sisteme büyük bir esneklik kazandırmıştır.

## İÇİNDEKİLER

	Sayfa
ÖNSÖZ .....	iii
1. GİRİŞ .....	1
2. DONANIM.....	4
2.1. MİKROBİLGİSAYAR KARTI.....	4
2.1.1 Mikroişlemci.....	4
2.1.2 Giriş/Çıkış Birimi.....	4
2.1.3 Bellek.....	4
2.1.4 Yardımcı Tümevrenler.....	6
2.2 DİĞER ÇEVRE ELEMANLARI.....	6
2.2.1 Tuş Takımı.....	6
2.2.2 Dimmer Kartı.....	8
2.2.3 Triyak Kartı.....	9
2.2.4 Güç Kaynağı.....	9
2.3 SİSTEMİN ÇALIŞMASI.....	12
3. YAZILIM.....	13
4. SONUÇ VE TARTIŞMA.....	15
KAYNAKLAR DİZİNİ .....	16

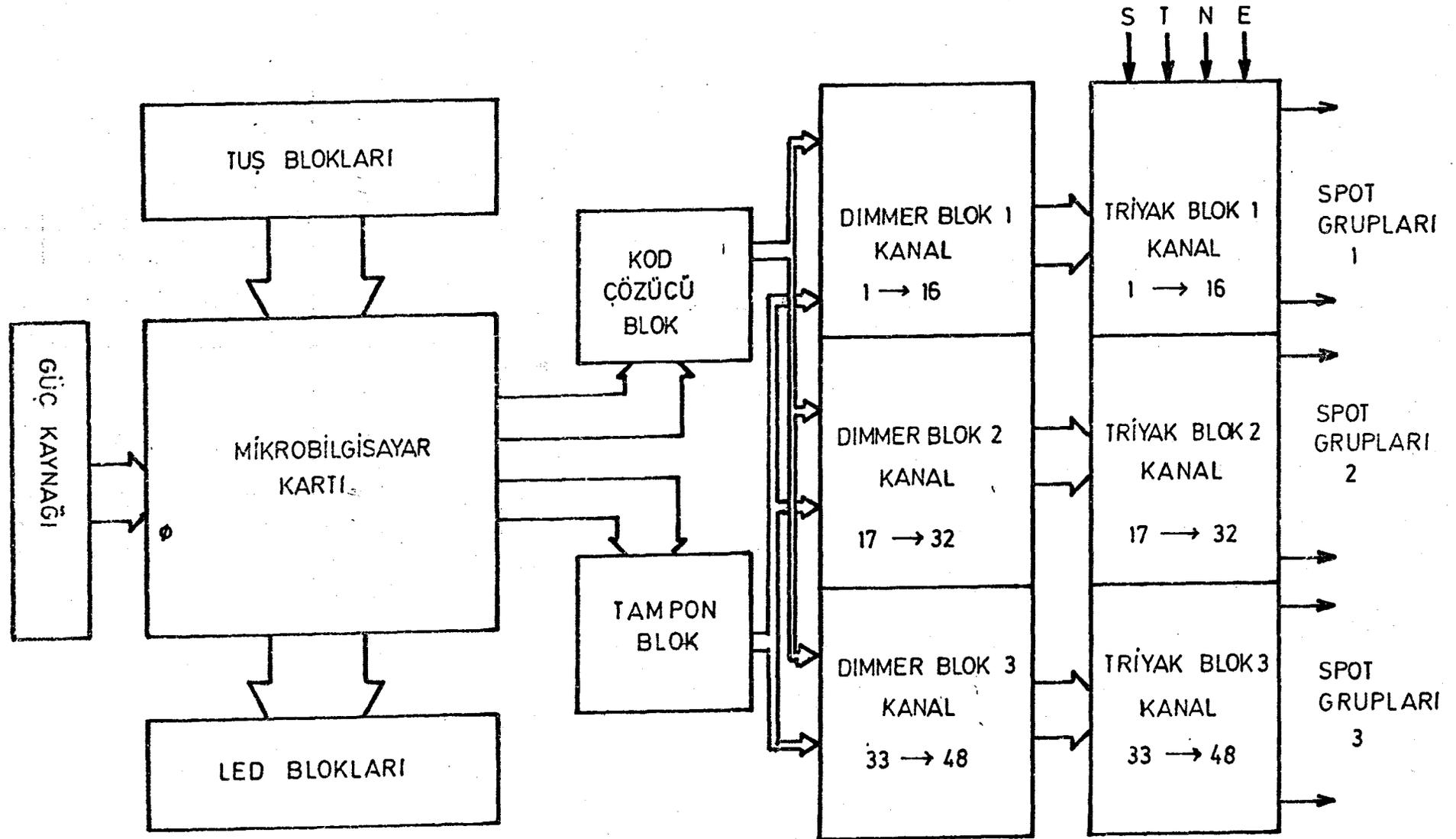
## EKLER

1. Assembler program listesi
2. Z80 komut listesi

## SEKİLLER DİZİNİ

V11

Sekil		Sayfa
1.1	Sistemin Şeması	2
2.1	Mikrobilgisayar Kartı	5
2.2	Tuş Takımı	7
2.3	Dimmer Devresi	8
2.4	Triyak Kartı	9
2.5	+5 Voltluk Güç Kaynağı	10
2.6	+15, ve -15 Voltluk Güç Kaynağı	11
3.1	Makina Dilindeki programın akış şeması	14



Bu kontrol sistemi uygulamalarda tatminkardır. Eger kontrol sistemi karmaşık ve çalışmanın değiştirilmesi isteniyorsa sayısal mantık devreleri bu istekleri karşılayamaz. Genel amaçlı değişken bir sistem ancak mikroişlemcilerle gerçekleştirilebilir.

Sayısal ve mikroişlemci kontrollü 48 kanallı bir dimmer sistemi için öncelikle genel amaçlı bir mikrobilgiyar kartı geliştirilmiştir. Bunun çevresinde, kanallara doğrudan erişimi sağlayan, her bir kanala ait ışık şiddetini artırma ve azaltmaya yarayan 96 tuş, ayrıca çeşitli programlama seçenekleri için 4 adet tuştan oluşan toplam 100 adetlik tuş bloku, her bir kanalın ışık şiddeti hakkında kullanıcıya fikir veren ve spotlarla orantılı olarak yanan LED'lerin bulunduğu Led bloku, gerçekleştirilmiştir. Ayrıca mikrobilgisayardan gelen bilgileri güçlendiren ve dimmer devrelerine gönderen tampon blok, mikrobilgisayar ile dimmer devreleri arasında alışverişi düzenleyen seçici blok yapılmıştır. Daha sonra mikrobilgisayardan gelen verilere göre triyakların tetiklenmesini düzenleyen dimmer devreleri bu tetikleme darbelerini alıp triyakları tetikleyen triyak devreleri gerçekleştirilip sistem tamamlanmıştır.

Sisteme enerji verilince mikrobilgisayar kartındaki program gereğince sistemin kontrolu başlar. Gerekli sistem düzenlemeleri yapılır. Tuş blok ile alışveriş hazır hale getirilir. Dimmer devreleri çalışmaya hazırlanır ve tüm kanalların LED'leri ve spotları söndürülür. Daha sonra tuş blokları sürekli kontrol altında tutulur. Tuş blokundan herhangi bir tuşa basılırsa basılan tuşun ait olduğu kanal belirlenir ve o kanala ait dimmer devresine erişilir ve tuşun fonksiyonuna göre ışığın şiddeti artırılır yada azaltılır. Daha sonra tekrar tuş blokuna dönülür.

## 2. DONANIM

### 2.1. MIKROBİLGİSAYAR KARTI

#### 2.1.1 Mikroişlemci

Sekil 2.1 'de gösterilen genel amaçlı mikrobilgisayar kartında, Zilog firmasının 8-bitlik Z80A mikroişlemcisi kullanılmıştır. Bu mikroişlemci 158 farklı komuta sahiptir. Değişik adresleme modlarıyla bu komutların işlevi artırılır. Bu mikroişlemci 4MHz 'lik saat ile çalışır. Diğer 8-bit'lik mikroişlemcilere oranla yazaç sayıları fazladır.

Z80 Mikroişlemcisinde üç farklı kesinti (interrupt) türü vardır. Birincisi Kurma (RESET) kesicisidir. İlk anda çalışmanın (0000)<sub>16</sub> adresinden başlatılması için kullanılır. Bu hat mantık sıfır seviyesine çekilirse mikroişlemci (0000)<sub>16</sub> adresinden çalışmaya başlar.

İkinci kesinti isteği (INT) kesintisidir. Maskelenerek bu istek engellenebilir. Bu hat mantık sıfır seviyesine çekilirse mikroişlemci üç değişik kesme modundan o an aktif olana göre bu isteği yerine getirir.

Üçüncü kesinti türü maskelenemiyen kesintidir. (NMI-Non Maskable Interrupt) Bu hat mantık sıfır seviyesine çekilirse, mikroişlemci çalışmasını keserek (0066)<sub>16</sub> adresinden itibaren çalışmaya başlar.

#### 2.1.2 Giriş/Çıkış Birimi (Input/Output Unit)

Giriş /Çıkış birimi olarak iki adet Z80A PIO (PIO-Parallel Input Output ) kullanılmıştır. Z80A PIO, iki yönlü veri transferi için her bir bit'i bağımsız olarak programlanabilen 8-bit'lik, iki Giriş/Çıkış portuna sahiptir. İki adet kontrol hattıyla ( ARDY, ASTB, BRDY,BSTB ) veri transferindeki eşzamanlama ve tokalaşma ( handshake ) işlemi gerçekleştirilir. Ayrıca A ve B portlarından kesinti isteği üretilebilir.

#### 2.1.3 Bellek

Sistemde yazılan programların, sabitlerin ve tablo-



ların saklandığı EPROM tipi silinebilir, programlanabilir, salt oku bellek ( Erasable Programable Read Only Memory ) kullanılmıştır. Ayrılan soket 2764 tipi ( 8K\*8 bit'lik ) EPROM içindir. EPROM 0000-1FFF adresleri arasına yerleştirilmiştir.

Sistemde değişkenlerin ve geçici verilerin depolanması için RAM (Random Access Memory ) tipi bellek kullanılmıştır. 6264 (8K\*8 bit'lik ) statik RAM kullanılarak, 8K genişliğinde yaz oku bellek alanı oluşturulmuştur.

#### 2.1.4 Yardımcı Tümdevreler

Çevre birimlere birer adres atandıktan ve hafıza haritası oluşturulduktan sonra bunların seçilmesi için 74LS139 kod çözücü kullanılmıştır.

Ayrıca sistemin çalışması için gerekli olan 4MHz'lik bir kristal kullanılarak üretilmiştir.

Giriş/Çıkış devresi 2'nin b portu tamponlanarak çıkışa verilmiştir.

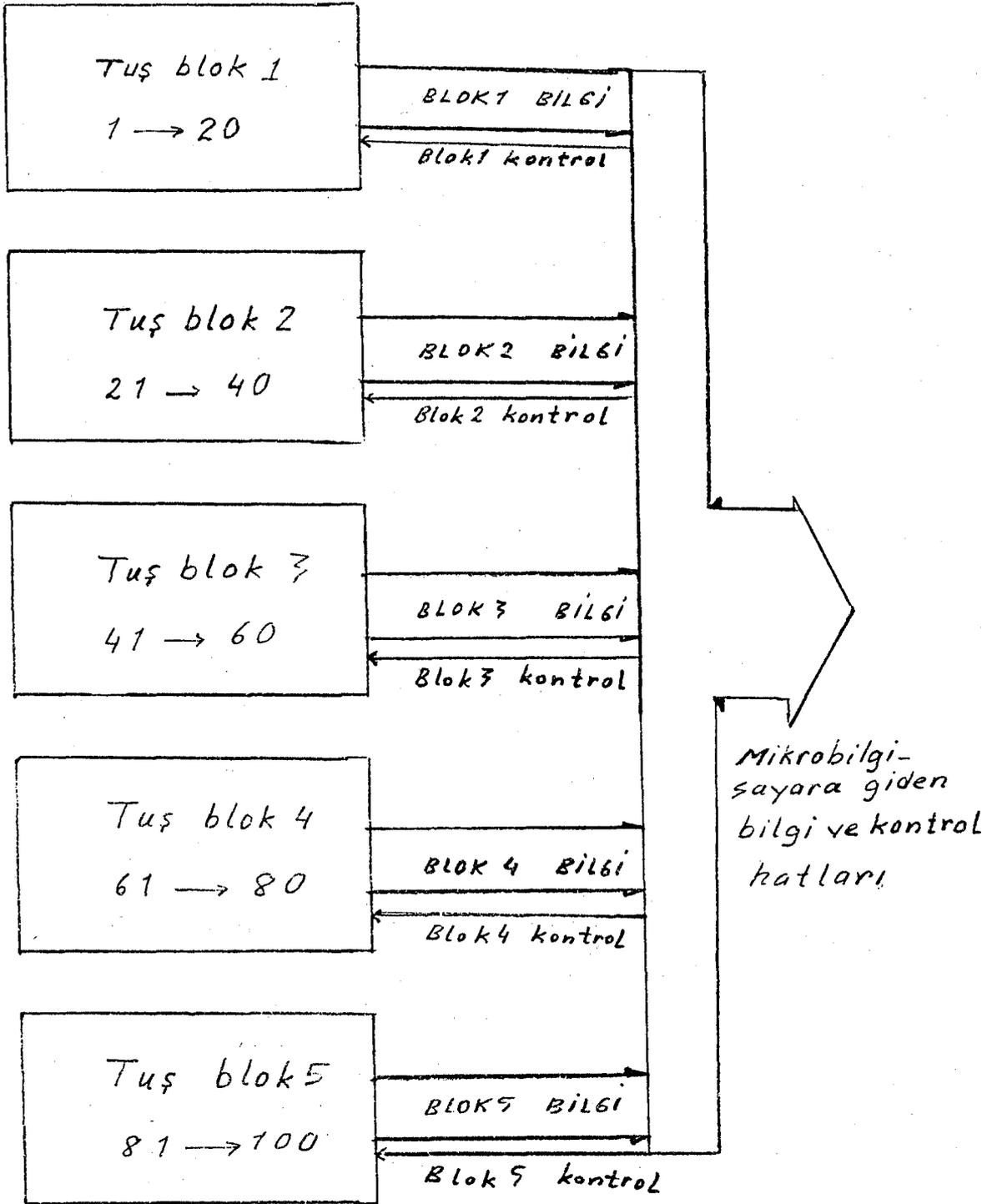
### 2.2 DİĞER ÇEVRE ELEMANLARI

2.1 Kısımda anlatılan mikrobilgisayar kartı dimmer devrelerine gerekli bilgileri gönderip triyakların tetikleme açılarını değiştirmek, kanallara ait tuşları ve fonksiyon tuşlarından gelen bilgileri değerlendirmek için kullanılmıştır. Mikrobilgisayar çevresinde kullanılan devreler aşağıda açıklanmıştır.

#### 2.2.1 Tuş Takımı

Sistemde kullanılan 100 adet tuş vardır. Bunlardan 96 tanesi kanallar için geri kalan 4 tuşun 3'ü fonksiyon tuşu ve bir tanesinde kurma ( Reset ) tuşudur. Bu tuşlar 20'li gruplar halinde 5 grupta toplanmıştır. Herbir grupta bir tuş kodlayıcısı vardır. Bir 20 'li grupta her bir kanala ait 2 tuş vardır, bir tanesi artırma diğeri ise azaltma tuşudur. Tuş takımı şekil 2.2'de gösterilmiştir.

Herhangi bir tuşa basıldığında sisteme bir girdi uygulanır. Basılan tuşa ait kod üretilir ve sistem tarafından değerlendirilip, işleme konur.

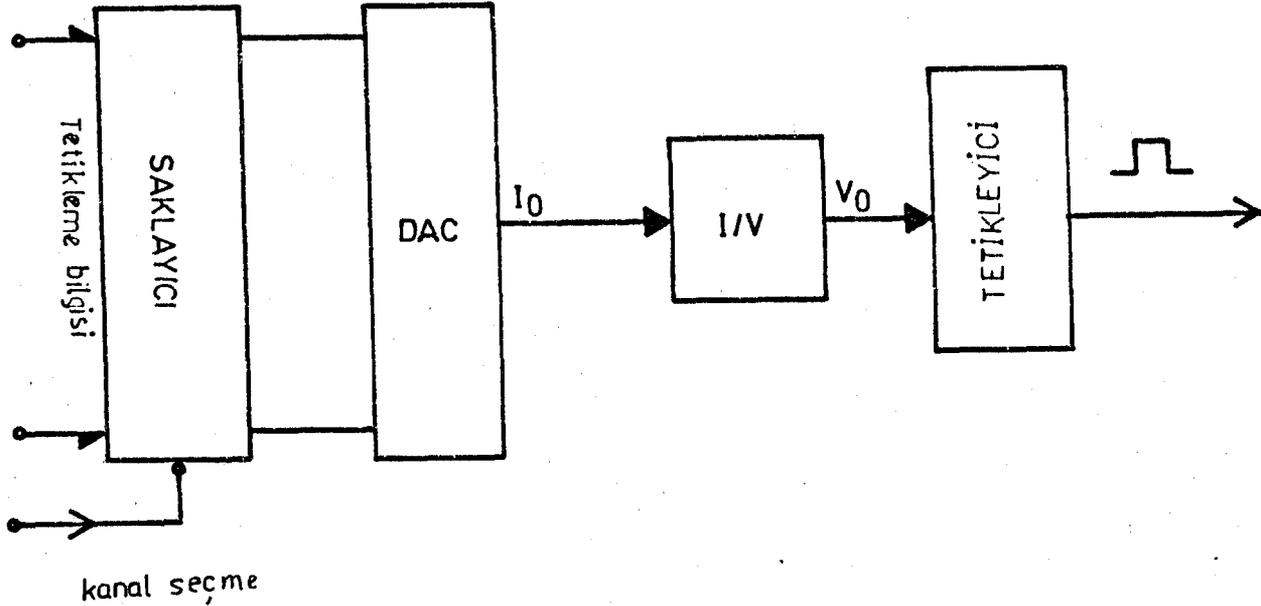


Şekil 2.2 Tuş Tanımı

### 2.2.2 Dimmer Kartı

Sistemde triyakların tetikleme açılarını ayarlayan kısım dimmer kartlarıdır. Bunlar 24 adettir ve bir kartta iki ayrı kanalı kontrol eden elemanlar mevcuttur. Dimmer kartı şekil 2.3 'de verilmiştir. Saklayıcı tümdevresi triyakların tetikleme açısına ait sayısal bilgiyi tutar ve bu sayısal bilgi sayısal analog çevirici tarafından analog değere akım olarak çevrilir. Bu akım çıkışı voltaja dönüştürülür ve bu voltaj değeri de tetikleyici devresi için kullanılır.

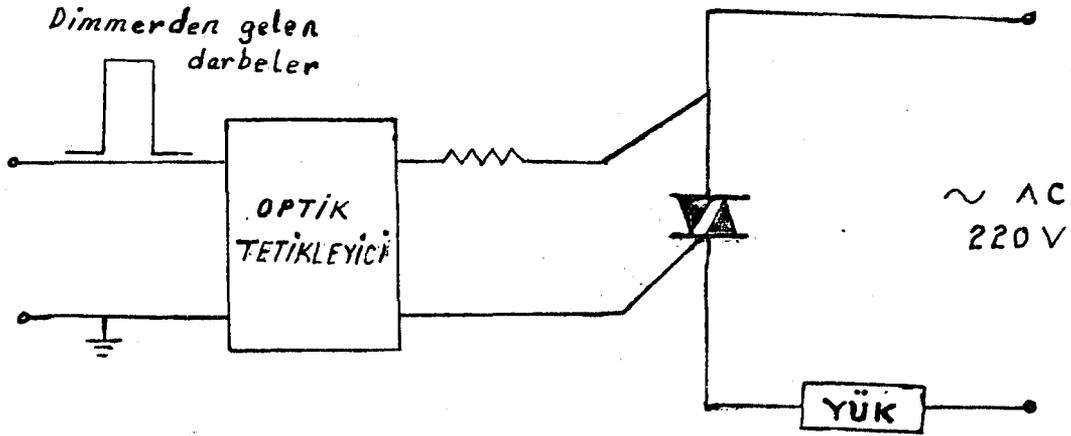
Tetikleyici devresi kontrol girişine gelen voltaj değerine göre triyak kartlarına tetikleme danceleri gönderir.



Şekil 2.3 Dimmer Devresi

### 2.2.3 Triyak Devresi

Triyak devresi optik tetikleyici triyak ve diğer pasif elemanlarından oluşur.

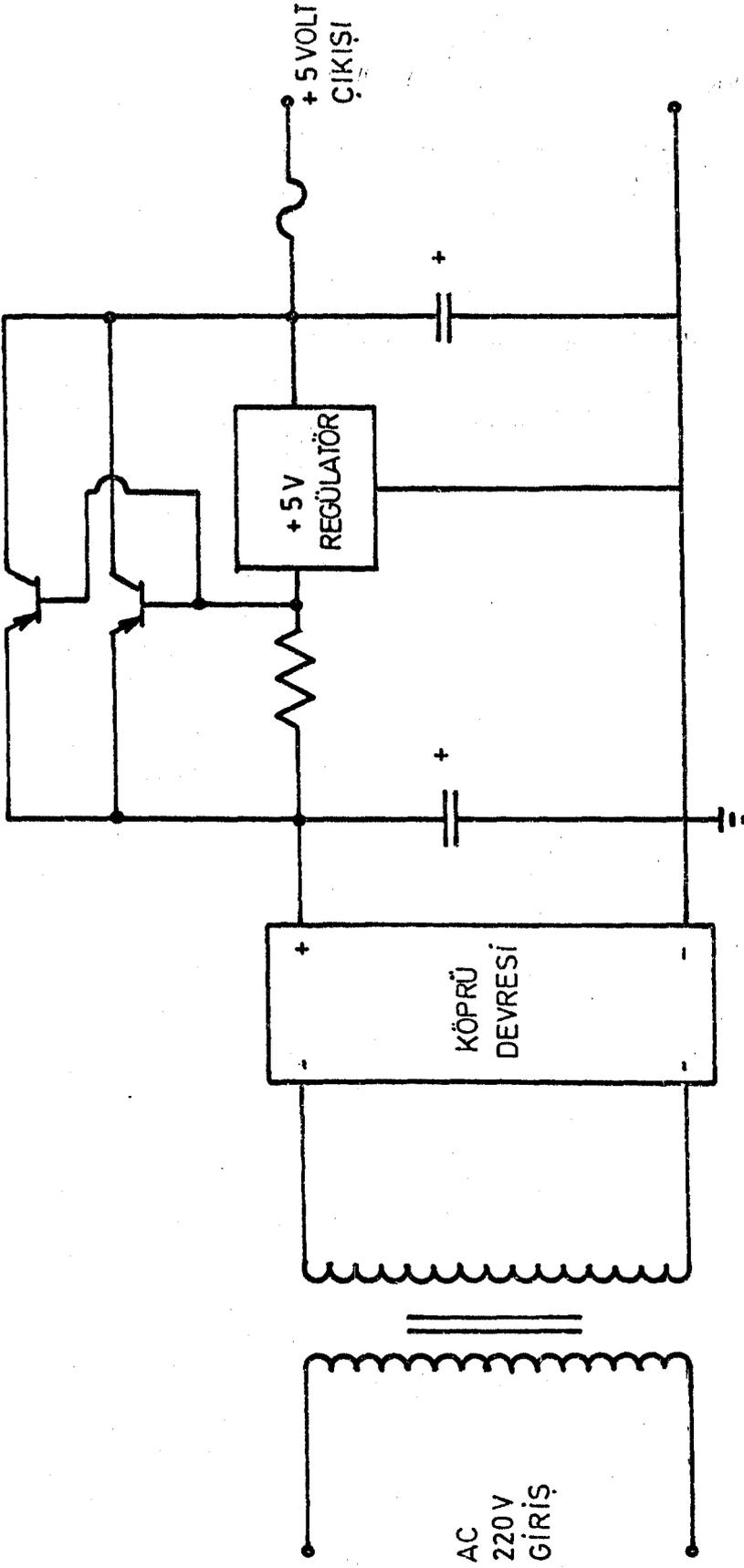


Sekil 2.4 Triyak devresi

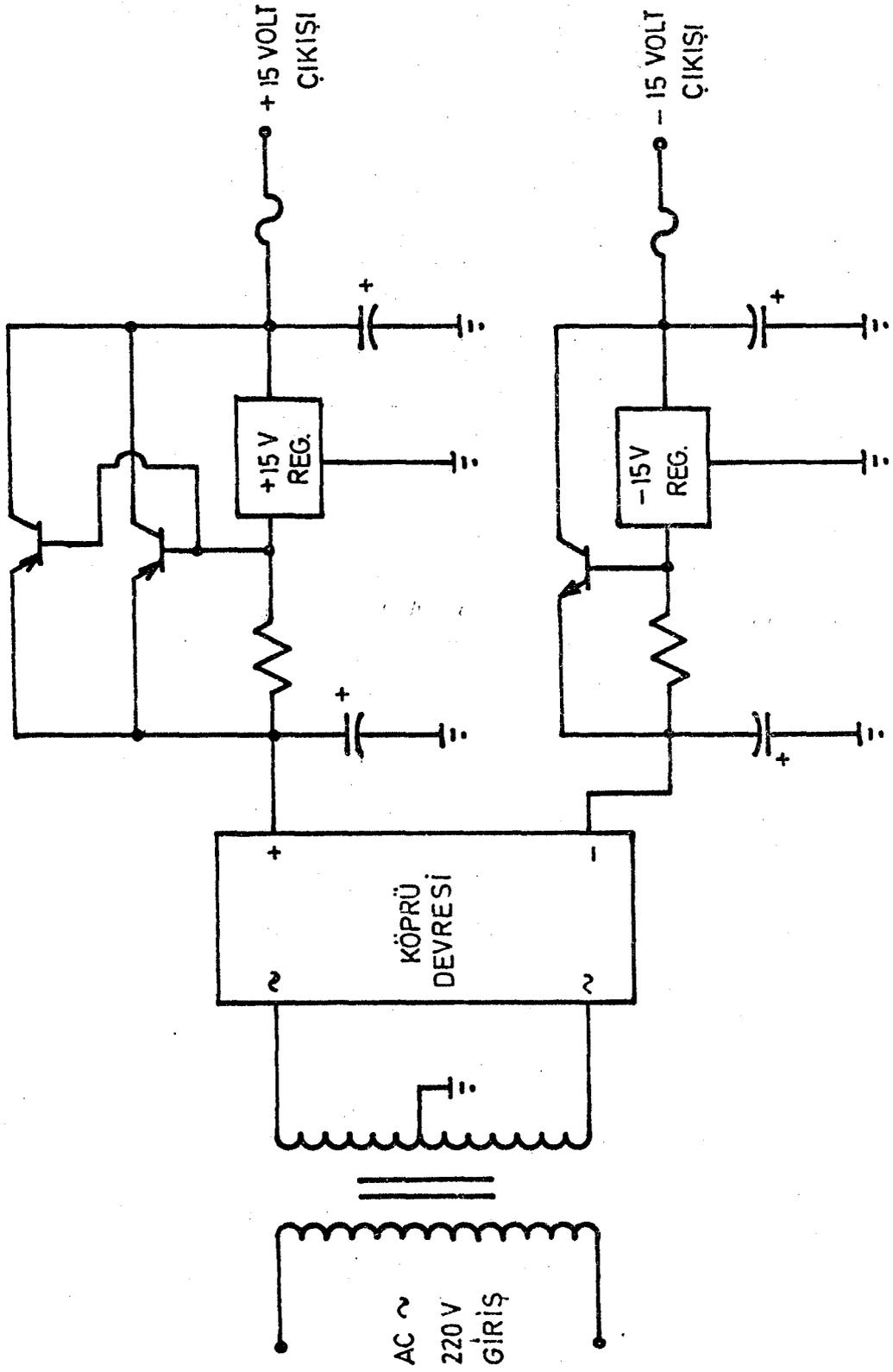
Optik tetikleyici dimmer kartından gelen tetikleme darbesine göre triyakin kapı ucuna tetikleme voltajı verir. Triyak o andan itibaren ilettime geçer ve yüke akım geçmiştir olur.

### 2.2.4 Güç Kaynağı

Sistemin çalışması için gerekli olan +5, +15, -15 voltluk gerilim değerlerini elde etmek için şekil 2.5 'de gösterilen güç kaynağı tasarımlanmıştır. +5V'luk güç kaynağından 10 amper, +15V'luk güç kaynağından 10 amper ve -15 V'luk güç kaynağından 5 amper çekilecek şekilde tasarlanmıştır.



Şekil 2.5 +5 Voltluk Güç Kaynağı



Sekil 2.6 +15 , -15 Voltluk Güç Kaynağı

### 2.3.5 Sistemin Çalışması

Sisteme besleme verilir verilmez mikrobilgisayar-  
daki başlangıç koşulları sağlanır, portlar programlanır.

Tüm dimmer bloklarındaki saklayıcılara kanalları sıfırlayacak bilgi gönderilir. Böylece triyakların ateşleme açıları  $180^\circ$  'ye ayarlanır ve triyaklar yalıtkan olur. Tüm kanallar sönmük olarak ilk pozisyonu alır. Daha sonra tuşa basılması için beklenir. Herhangi bir tuşa basıldığında basılan tuş belirlenir ve kanalı bulunur. Tuşun fonksiyonuna göre o kanala ait triyağın ateşleme açısı değiştirilir böylece spotun ışık seviyesi ayarlanır.

Kullanıcı hangi kanalın tuşuna bastı ise o kanala ait led aktif olur ve spot ile orantılı olacak şekilde yanar.

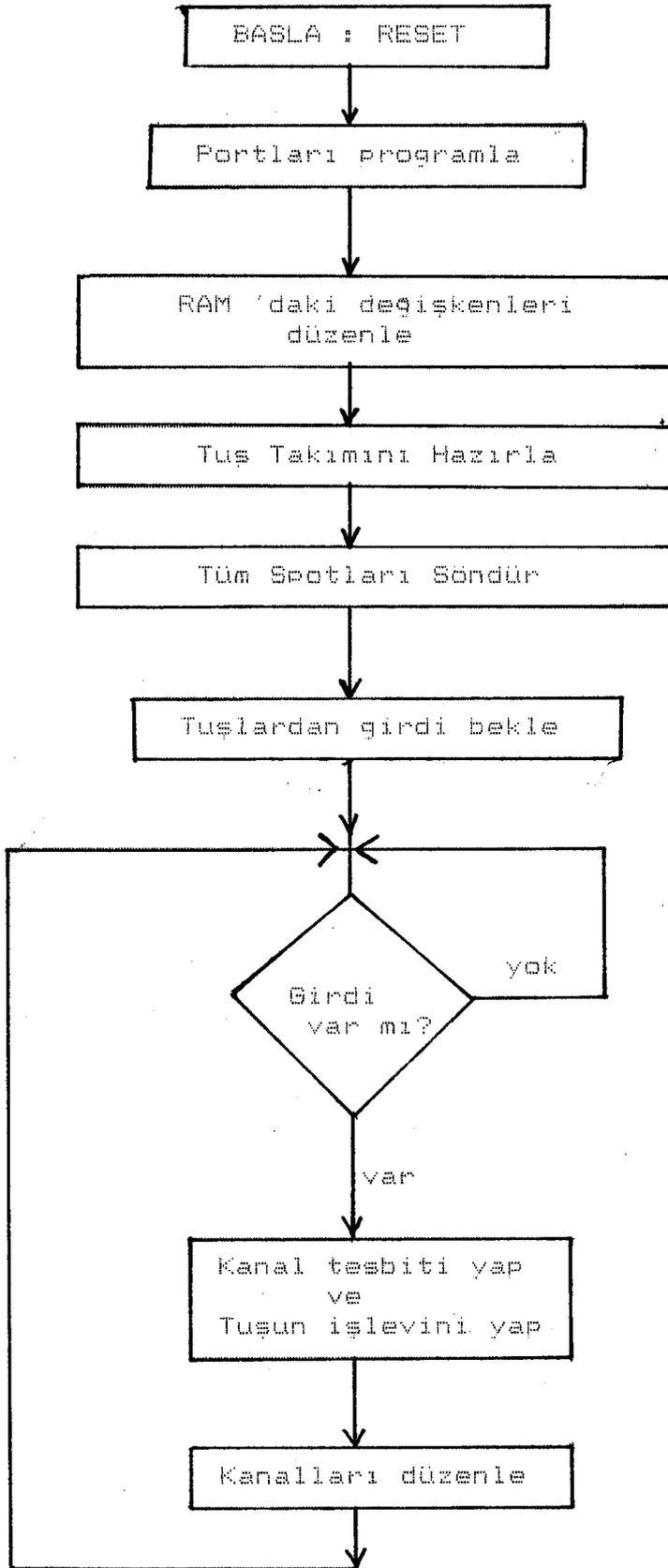
### 3. YAZILIM

Sistemi işleten makine dilinde hazırlanan monitor programı (0000)<sub>16</sub> adresinden itibaren başlar ve 2764 EPROM tipi bellekte saklıdır.

Sisteme enerji verildiğinde monitor programının başlangıcı olan (Reset) kurma adresine atlanır. Burada yığın (Stack) adresi tayin edilir. İkinci paralel giriş/çıkış biriminin portları çıkışa birinci paralel giriş/çıkış birimin portlarının ilk beş biti girişe son üç bitleri ise çıkışa programlanır. Kullanılan değişkenler hafızada belirlenir.

Daha sonra tüm dimmer kartlarına triyakların tetikleme açısını 180° yapacak şekilde bilgi gönderilir. Böylece kullanıcıya hitap eden kanallara ait LED'ler de söndürülmüş olur.

Tuşların bulunduğu bloklar tuş okumak için hazır duruma getirilir. Buradan tuş okuma programına atlanır ve herhangi bir girdi uygulanması için beklenir. Herhangi bir tuşa basıldığında sisteme bir girdi uygulanmış olur ve tuşa basıldığı anlaşılır. Basılan tuşun hangi kanala ait olduğu, artırma mı yoksa azaltma mı tuşu olduğu öğrenilir. Artırma tuşu ise o kanala ait dimmer kartına triyakın tetikleme açısını azaltacak ve aynı zamanda o kanala ait LED'in parlaklığını artıracak, azaltma tuşu ise tetikleme açısını artıracak ve LED'in parlaklığını azaltacak şekilde bilgi gönderilir ve daha sonra tekrar başa tuş okuma programına dönlür. Akış diyagramı şekil 3.1'de verilmiştir.



Sekil 3.1. Makina Dilindeki Programın Akış Şeması

#### 4. Sonuç ve Tartışma

Ülkemizde imal edilen dimmer sistemleri analog kontrollüdür. Sayısal kontrollü sistemler bu güne kadar yabancı ülkelerden ithal edilip kullanılmaktadır. Bu çalışmada tasarlanan mikroişlemci kontrollü dimmer sistemi gerçekleştirilip, imal edilmiş ve Türkiye Cumhuriyeti Kara Kuvvetleri Komutanlığı Ordu Film Merkezinin Çekim stüdyosuna monte edilmiştir. Yapılan deneme ve testlerde mükemmel sonuçlar alınmıştır.

Sistem program esnekliğine sahiptir. Halen mikro-bilgisayar kartı üzerinde bulunan EPROM 'daki boş yerler ve tuş takımındaki fonksiyon tuşları kullanılarak değişik kontrol işlemleri yaptırılabilir. Sisteme bağlanabilecek spotlar maximum 5 KW 'lık güce sahip olmalıdır.

## KAYNAKLAR

1. THOMSON SEMICONDUCTORS "Triac Applications"
2. DEWAN S.B., DUNFORD W.G. (1983) "A Mikroprocessor-Based Controller for a Three-Phase Controlled Rectifier Bridge "; IEE Trans on Ind. App. Vol 1A-19, No.1. Jan./Feb. 1983 Sayfa 113-118
3. Sen C.P. (1981): "Thyristor DC Drives"; John Willey and Sons , NewYork
4. TSO S.K., PU F.W. (1984): "Software Realisation of Synchronisation and Firing Control of Thyristor Converters"; IEE Proceedings, Vol 131, Vol 131, pt.8 No. 4 Sayfa 141-148
5. Barry B.Brey "Microprocessor/Hardware Interfacing and Applications"
6. Motorola Semiconductors "Thyristor Theory/Applications"

ERR	LINE	ADDR	OBJ			
	1				ORG	0000H
	2	0000	00		NOP	
	3	0001	F3		DI	
	4	0002	31 7E 20		LD	SP, 207EH
	5	0005	21 00 20		LD	HL, 2000H
	6	0008	06 7F		LD	B, 7FH
	7	000A	36 00	CLOP:	LD	(HL), 00H
	8	000C	23		INC	HL
	9	000D	05		DEC	B
	10	000E	20 FA		JR	NZ, CLOP
	11	0010	21 33 00		LD	HL, 0033H
	12	0013	22 0F 20		LD	(200FH), HL
	13	0016	01 77 76		LD	BC, 7677H
	14	0019	ED 43 0A 20		LD	(200AH), BC
	15	001D	01 5E 37		LD	BC, 375EH
	16	0020	ED 43 06 20		LD	(2006H), BC
	17	0024	3E 79		LD	A, 79H
	18	0026	32 01 20		LD	(2001H), A
	19	0029	AF		XOR	A
	20	002A	32 42 20		LD	(2042H), A
	21	002D	CD 40 00		CALL	0040H
	22	0030	C3 A0 00		JP	00A0H
	23	0033	C3 D5 00		JP	00D5H
	24	0036	00		NOP	
	25	0037	00		NOP	
	26	0038	00		NOP	
	27	0039	3E 0F		LD	A, 0FH
	28	003B	D3 03		OUT	(03), A
	29	003D	3E FF		LD	A, 0FFH
	30	003F	D3 02		OUT	(02), A
	31	0041	3E 83		LD	A, 83H
	32	0043	D3 02		OUT	(02), A
	33	0045	C9		RET	
	34	0046	06 FF		LD	B, 0FFH
	35	0048	05	SIR:	DEC	B
	36	0049	20 FD		JR	NZ, SIR
	37	004B	08		EX	AF, AF'
	38	004C	D9		EXX	
	39	004D	3E 07		LD	A, 07H
	40	004F	D3 02		OUT	(02), A
	41	0051	DB 00		IN	A, (00H)
	42	0053	E6 1F		AND	1FH
	43	0055	32 0C 20		LD	(200CH), A
	44	0058	FE 10		CF	10H
	45	005A	CA E3 00		JP	Z, 00E3H
	46	005D	FE 11		CF	11H
	47	005F	CA 91 01		JP	Z, 0191H
	48	0062	FE 12		CF	12H
	49	0064	CA 9B 01		JP	Z, 019BH
	50	0067	E6 0F		AND	0FH

ERR	LINE	ADDR	OBJ			
	51	0069	32 0D 20		LD	(200DH),A
	52	006C	C3 EB 00		JP	00EBH
	53	006F	CD DB 01		CALL	01DBH
	54	0072	D9		EXX	
	55	0073	08		EX	AF,AF'
	56	0074	ED 45		RETN	
	57	0076	FD 21 06 20	GOSTERGE:	LD	IY,2006H
	58	007A	01 00 00		LD	BC,0000H
	59	007D	ED 41		OUT	(C),B
	60	007F	FD 7E 00		LD	A,(IY)
	61	0082	D3 01		OUT	(01),A
	62	0084	CD AA 01		CALL	DELAY
	63	0087	DB 00		IN	A,(00H)
	64	0089	CB 7F		BIT	7,A
	65	008B	C2 DA 00		JP	NZ,00DAH
	66	008E	21 11 20		LD	HL,2011H
	67	0091	34		INC	(HL)
	68	0092	7E		LD	A,(HL)
	69	0093	FE FF		CP	OFFH
	70	0095	C2 CE 00		JP	NZ,00CEH
	71	0098	3E B7		LD	A,0B7H
	72	009A	D3 02		OUT	(02H),A
	73	009C	AF	BIR:	XOR	A
	74	009D	32 11 20		LD	(2011H),A
	75	00A0	AF	DEVAM:	XOR	A
	76	00A1	D3 01		OUT	(01H),A
	77	00A3	2A 0F 20		LD	HL,(200FH)
	78	00A6	E9		JP	(HL)
	79	00A7	FD 23		INC	IY
	80	00A9	3E 04		LD	A,04H
	81	00AB	80		ADD	A,B
	82	00AC	47		LD	B,A
	83	00AD	FE 18		CP	18H
	84	00AF	C2 A7 00		JP	NZ,00A7H
	85	00B2	C3 A0 00		JP	00A0H
	86	00B5	3E FF		LD	A,OFFH
	87	00B7	32 14 20		LD	(2014H),A
	88	00BA	C3 8F 00		JP	00BFH
	89	00BD	3A 14 20		LD	A,(2014H)
	90	00C0	FE FF		CP	OFFH
	91	00C2	C2 05 01		JP	NZ,0105H
	92	00C5	AF		XOR	A
	93	00C6	32 14 20		LD	(2014H),A
	94	00C9	3A 0D 20		LD	A,(200DH)
	95	00CC	32 12 20		LD	(2012H),A
	96	00CF	FE 0F		CP	0FH
	97	00D1	CA D0 01		JP	Z,01D0H
	98	00D4	C3 8F 00		JP	00BFH
	99	00D7	3A 12 20		LD	A,(2012H)
	100	00DA	FE 0A		CP	0AH

ERR	LINE	ADDR	OBJ			
	101	00DC	CA 15 01		JP	Z,0115H
	102	00DF	FE 0D		CP	ODH
	103	00E1	CA 4A 01		JP	Z,014AH
	104	00E4	C3 15 01		JP	0115H
	105	00E7	06 03		LD	B,03H
	106	00E9	DD 21 04 20		LD	IX,2004H
	107	00ED	DD 4E 00	ALI:	LD	C,(IX)
	108	00F0	DD 71 01		LD	(IX+1),C
	109	00F3	DD 2B		DEC	IX
	110	00F5	05		DEC	B
	111	00F6	20 F5		JR	NZ,ALI
	112	00F8	3A 0D 20		LD	A,(200DH)
	113	00FB	32 02 20		LD	(2002H),A
	114	00FE	CD 6F 01		CALL	016FH
	115	0101	0A		LD	A,(BC)
	116	0102	57		LD	D,A
	117	0103	E6 0F		AND	0FH
	118	0105	32 00 20		LD	(2000H),A
	119	0108	7A		LD	A,D
	120	0109	CD F4 01		CALL	01F4H
	121	010C	32 01 20		LD	(2001H),A
	122	010F	C3 8F 00		JP	00BFH
	123	0112	3A 00 20		LD	A,(2000H)
	124	0115	7A		LD	A,D
	125	0116	CD F4 01		CALL	01F4H
	126	0119	C3 8F 00		JP	00BFH
	127	011C	DD 21 00 20		LD	IX,2000H
	128	0120	DD 4E 00		LD	C,(IX)
	129	0123	DD 71 01		LD	(IX+1),C
	130	0126	C3 20 02		JP	0220H
	131	0129	3A 03 20		LD	A,(2003H)
	132	012C	CD 88 01		CALL	0188H
	133	012F	47		LD	B,A
	134	0130	3A 02 20		LD	A,(2002H)
	135	0133	80		ADD	A,B
	136	0134	3A 05 20		LD	A,(2005H)
	137	0137	3A 05 20		LD	A,(2005H)
	138	013A	CD 88 01		CALL	0188H
	139	013D	47		LD	B,A
	140	013E	3A 04 20		LD	A,(2004H)
	141	0141	80		ADD	A,B
	142	0142	47		LD	B,A
	143	0143	C9		RET	
	144	0144	CD 6F 01		CALL	016FH
	145	0147	03		INC	BC
	146	0148	C3 9F 01		JP	019FH
	147	014B	CD 6F 01		CALL	016FH
	148	014E	0B		DEC	BC
	149	014F	C3 9F 01		JP	019FH
	150	0152	0A		LD	A,(BC)

ERR	LINE	ADDR	OBJ			
	151	0153	57		LD	D,A
	152	0154	78		LD	A,B
	153	0155	CD F4 01		CALL	01F4H
	154	0158	32 05 20		LD	(2005H),A
	155	015B	78		LD	A,B
	156	015C	E6 0F		AND	0FH
	157	015E	32 04 20		LD	(2004H),A
	158	0161	79		LD	A,C
	159	0162	E6 0F		AND	0FH
	160	0164	32 02 20		LD	(2002H),A
	161	0167	7A		LD	A,D
	162	0168	CD F4 01		CALL	01F4H
	163	016B	32 01 20		LD	(2001H),A
	164	016E	7A		LD	A,D
	165	016F	E6 0F		AND	0FH
	166	0171	32 00 20		LD	(2000H),A
	167	0174	3E 0D		LD	A,0DH
	168	0176	32 12 20		LD	(2012H),A
	169	0179	C3 8F 00		JP	008FH
	170	017C	CD 6F 01		CALL	016FH
	171	017F	C5		PUSH	BC
	172	0180	E1		POP	HL
	173	0181	E9		JP	(HL)
	174	0182	47		LD	B,A
	175	0183	DD 21 00 20		LD	IX,2000H
	176	0187	21 0D 02	CONV:	LD	HL,020DH
	177	018A	DD 7E 00		LD	A,(IX)
	178	018D	CD A5 01		CALL	ADHL
	179	0190	7E		LD	A,(HL)
	180	0191	DD 77 06		LD	(IX+6),A
	181	0194	DD 23		INC	IX
	182	0196	05		DEC	B
	183	0197	20 EE		JR	NZ,CONV
	184	0199	C9		RET	
	185	019A	E6 F0		AND	0F0H
	186	019C	CB 3F		SRL	A
	187	019E	CB 3F		SRL	A
	188	01A0	CB 3F		SRL	A
	189	01A2	CB 3F		SRL	A
	190	01A4	C9		RET	
	191	01A5	5F	ADHL:	LD	E,A
	192	01A6	16 00		LD	D,00H
	193	01AB	19		ADD	HL,DE
	194	01A9	C9		RET	
	195	01AA	11 FF 00	DELAY:	LD	DE,00FFH
	196	01AD	AF		XOR	A
	197	01AE	1B	SIB:	DEC	DE
	198	01AF	BA		CP	D
	199	01B0	20 FC		JR	NZ,SIB
	200	01B2	C9		RET	

ERR	LINE	ADDR	OBJ		
	201	01B3	CD 6F 01	CALL	016FH
	202	01B6	C5	PUSH	BC
	203	01B7	3A 01 20	LD	A, (2001H)
	204	01BA	CD 88 01	CALL	0188H
	205	01BD	47	LD	B, A
	206	01BE	3A 0D 20	LD	A, (200DH)
	207	01C1	80	ADD	A, B
	208	01C2	C1	POP	BC
	209	01C3	0A	LD	A, (BC)
	210	01C4	47	LD	B, A
	211	01C5	E6 0F	AND	0FH
	212	01C7	32 00 20	LD	(2000H), A
	213	01CA	78	LD	A, B
	214	01CB	E6 F0	AND	0F0H
	215	01CD	32 01 20	LD	(2001H), A
	216	01D0	C3 8F 00	JP	008FH
	217	01D3		END	

ASSEMBLER ERRORS = 0

ERR	LINE	ADDR	OBJ	
	1			ORG 4000H
	2	2030		HAFIZA: EQU 2030H
	3	4000	CD 60 41	BASLA: CALL CRT
	4	4003	21 00 10	LD HL,1000H
	5	4006	FD 21 00 10	LD IY,1000H
	6	400A	CD 28 41	BAS: CALL TUSBKLE
	7	400D	FE 45	CP 45H
	8	400F	CA 24 40	JP Z,EDITOR
	9	4012	FE 52	CP 52H
	10	4014	CA C4 40	JP Z,RUN
	11	4017	FE 43	CP 43H
	12	4019	CA C7 40	JP Z,COMPILER
	13	401C	FE 53	CP 53H
	14	401E	CA 00 40	JP Z,BASLA
	15	4021	C3 0A 40	JP BAS
	16	4024	CD 28 41	EDITOR: CALL TUSBKLE
	17	4027	FE 13	CP 13H
	18	4029	CA 59 40	JP Z,ENTER
	19	402C	FE 08	CP 08H
	20	402E	CA 5F 40	JP Z,DELETE
	21	4031	FE 18	CP 18H
	22	4033	CA 66 40	JP Z,SATAZALT
	23	4036	FE 19	CP 19H
	24	4038	CA 74 40	JP Z,SATARTIR
	25	403B	FE 1A	CP 1AH
	26	403D	CA 7E 40	JP Z,SUTARTIR
	27	4040	FE 1B	CP 1BH
	28	4042	CA 82 40	JP Z,SUTAZALT
	29	4045	FE 09	CP 09H
	30	4047	CA 86 40	JP Z,TABTUS
	31	404A	FE 11	CP 11H
	32	404C	CA 8D 40	JP Z,INSERT
	33	404F	FE 5E	CP 5EH
	34	4051	CA CA 40	JP Z,CONTROL
	35	4054	77	LD (HL),A
	36	4055	23	INC HL
	37	4056	C3 24 40	JP EDITOR
	38	4059	CD 93 41	ENTER: CALL SATIR
	39	405C	C3 24 40	JP EDITOR
	40	405F	2B	DELETE: DEC HL
	41	4060	3E 20	LD A,20H
	42	4062	77	LD (HL),A
	43	4063	C3 24 40	JP EDITOR
	44	4066	11 50 00	SATAZALT: LD DE,0050H
	45	4069	7B	LD A,E
	46	406A	ED 44	NEG
	47	406C	5F	LD E,A
	48	406D	19	ADD HL,DE
	49	406E	CD AF 41	CALL ZXC
	50	4071	C3 24 40	JP EDITOR

ERR	LINE	ADDR	OBJ		
	51	4074	11 50 00	SATARTIR:	LD DE,0050H
	52	4077	19		ADD HL,DE
	53	4078	CD AF 41		CALL ZXC
	54	407B	C3 24 40		JF EDITOR
	55	407E	23	SUTARTIR:	INC HL
	56	407F	C3 24 40		JF EDITOR
	57	4082	2B	SUTAZALT:	DEC HL
	58	4083	C3 24 40		JF EDITOR
	59	4086	11 08 00	TABTUS:	LD DE,0008H
	60	4089	19		ADD HL,DE
	61	408A	C3 24 40		JF EDITOR
	62	408D	D5	INSERT:	PUSH DE
	63	408E	C5		PUSH BC
	64	408F	E5		PUSH HL
	65	4090	11 21 43		LD DE,4321H
	66	4093	01 25 00		LD BC,0025H
	67	4096	ED B0		LDIR
	68	4098	E1		POP HL
	69	4099	CD 28 41	INST:	CALL TUSBKLE
	70	409C	FE 09		CF 09H
	71	409E	CA B0 40		JF Z, INSTR
	72	40A1	FE 13		CF 13H
	73	40A3	CA B0 40		JF Z, INSTR
	74	40A6	FE 08		CF 08H
	75	40A8	CA BE 40		JF Z, DELETER
	76	40AB	77		LD (HL),A
	77	40AC	23		INC HL
	78	40AD	C3 99 40		JF INST
	79	40B0	11 21 43	INSTR:	LD DE,4321H
	80	40B3	EB		EX DE,HL
	81	40B4	01 25 00		LD BC,0025H
	82	40B7	ED B0		LDIR
	83	40B9	C1		POP BC
	84	40BA	D1		POP DE
	85	40BB	C3 24 40		JF EDITOR
	86	40BE	2B	DELETER:	DEC HL
	87	40BF	36 20		LD (HL),20H
	88	40C1	C3 99 40		JF INST
	89	40C4	C3 00 10	RUN:	JF 1000H
	90	40C7	C3 21 43	COMPILER:	JF 4321H
	91	40CA	CD 28 41	CONTROL:	CALL TUSBKLE
	92	40CD	FE 4B		CF 4BH
	93	40CF	CA DF 40		JF Z,KTUSU
	94	40D2	FE 4E		CF 4EH
	95	40D4	CA E2 40		JF Z,NTUSU
	96	40D7	FE 59		CF 59H
	97	40D9	CA 01 41		JF Z,YTUSU
	98	40DC	C3 24 40		JF EDITOR
	99	40DF	C3 0A 40	KTUSU:	JF BAS
100	40E2	D5		NTUSU:	PUSH DE

ERR	LINE	ADDR	OBJ	
	101	40E3	C5	PUSH BC
	102	40E4	11 50 00	LD DE,0050H
	103	40E7	CD A6 41	CALL AKTAR
	104	40EA	7B	LD A,E
	105	40EB	ED 44	NEG
	106	40ED	5F	LD E,A
	107	40EE	19	ADD HL,DE
	108	40EF	5D	LD E,L
	109	40F0	54	LD D,H
	110	40F1	CD A6 41	CALL AKTAR
	111	40F4	01 80 07	LD BC,24*80
	112	40F7	ED B0	LDIR
	113	40F9	CD A6 41	CALL AKTAR
	114	40FC	C1	POP BC
	115	40FD	D1	POP DE
	116	40FE	C3 24 40	JP EDITOR
	117	4101	D5	YTUSU: PUSH DE
	118	4102	C5	PUSH BC
	119	4103	11 50 00	LD DE,0050H
	120	4106	CD A6 41	CALL AKTAR
	121	4109	19	ADD HL,DE
	122	410A	5D	LD E,L
	123	410B	54	LD D,H
	124	410C	CD A6 41	CALL AKTAR
	125	410F	01 80 07	LD BC,24*80
	126	4112	ED B0	LDIR
	127	4114	CD A6 41	CALL AKTAR
	128	4117	06 50	LD B,50H
	129	4119	36 20	SIFIRLA: LD (HL),20H
	130	411B	23	INC HL
	131	411C	0B	DEC BC
	132	411D	C2 19 41	JP NZ,SIFIRLA
	133	4120	C1	POP BC
	134	4121	D1	POP DE
	135	4122	CD A6 41	CALL AKTAR
	136	4125	C3 24 40	JP EDITOR
	137	4128	DB 11	TUSBEKLE: IN A,11H
	138	412A	FE FF	CP OFFH
	139	412C	CA 3D 41	JP Z,XXX
	140	412F	CD 43 41	CALL DELAY
	141	4132	DB 11	IN A,11H
	142	4134	FE FF	CP OFFH
	143	4136	CA 3D 41	JP Z,XXX
	144	4139	CD 56 41	CALL KONTROL
	145	413C	C9	RET
	146	413D	CD 43 41	XXX: CALL DELAY
	147	4140	C3 28 41	JP TUSBEKLE
	148	4143	C5	DELAY: PUSH BC
	149	4144	D5	PUSH DE
	150	4145	01 FF 0F	LD BC,OFFFH

ERR	LINE	ADDR	OBJ		
	151	4148	11 FF 00	LOOP2:	LD DE,00FFH
	152	414B	1B	LOOP1:	DEC DE
	153	414C	C2 4B 41		JP NZ,LOOP1
	154	414F	0B		DEC BC
	155	4150	C2 4B 41		JP NZ,LOOP2
	156	4153	D1		POP DE
	157	4154	C1		POP BC
	158	4155	C9		RET
	159	4156	47	KONTROL:	LD B,A
	160	4157	E6 80		AND 80H
	161	4159	FE 00		CP 00H
	162	415B	CA 71 41		JP Z,HATA
	163	415E	78		LD A,B
	164	415F	C9		RET
	165	4160	01 8F 43	CRT:	LD BC,DATA
	166	4163	21 00 60		LD HL,6000H
	167	4166	1E 10		LD E,10H
	168	4168	0A	LOOP:	LD A,(BC)
	169	4169	77		LD (HL),A
	170	416A	23		INC HL
	171	416B	03		INC BC
	172	416C	1D		DEC E
	173	416D	C2 68 41		JP NZ,LOOP
	174	4170	C9		RET
	175	4171	CD 93 41	HATA:	CALL SATIR
	176	4174	D5		PUSH DE
	177	4175	C5		PUSH BC
	178	4176	16 04		LD D,04H
	179	4178	01 ED 41		LD BC,TABLO
	180	417B	0A	ATLA:	LD A,(BC)
	181	417C	77		LD (HL),A
	182	417D	23		INC HL
	183	417E	03		INC BC
	184	417F	15		DEC D
	185	4180	C2 7B 41		JP NZ,ATLA
	186	4183	CD 93 41		CALL SATIR
	187	4186	C1		POP BC
	188	4187	D1		POP DE
	189	4188	11 50 00		LD DE,0050H
	190	418B	7B		LD A,E
	191	418C	ED 44		NEG
	192	418E	5F		LD E,A
	193	418F	19		ADD HL,DE
	194	4190	C3 24 40		JP EDITOR
	195	4193	3E 20	SATIR:	LD A,20H
	196	4195	77		LD (HL),A
	197	4196	11 50 00		LD DE,0050H
	198	4199	CD A6 41		CALL AKTAR
	199	419C	19		ADD HL,DE
	200	419D	00 00 00 00		LD (HAFIZA),L

ERR	LINE	ADDR	OBJ	
	201	41A1	00 00 00 00	LD (HAFIZA+1),H
	202	41A5	C9	RET
	203	41A6	3A 00 00 00	AKTAR: LD L, (HAFIZA)
	204	41AA	3A 00 00 00	LD H, (HAFIZA+1)
	205	41AE	C9	RET
	206	41AF	E5	ZXC: PUSH HL
	207	41B0	CD A6 41	CALL AKTAR
	208	41B3	19	ADD HL, DE
	209	41B4	00 00 00 00	LD (HAFIZA), L
	210	41B8	00 00 00 00	LD (HAFIZA+1), H
	211	41BC	E1	POP HL
	212	41BD	C9	RET
	213	41BE	FD 21 00 A0	LD IX, 0A000H
	214	41C2	3E 00	LD A, 00H
	215	41C4	32 30 20	LD (2030H), A
	216	41C7	3E 40	LD A, 40H
	217	41C9	32 31 20	LD (2031H), A
	218	41CC	DD 21 00 40	LD IX, 4000H
	219	41D0	DD E5	PUSH IX
	220	41D2	06 10	LD B, 10H
	221	41D4	21 ED 41	LD HL, TABLO
	222	41D7	DD 21 00 60	LD IX, 6000H
	223	41DB	0E 00	LD C, 00H
	224	41DD	DD 71 00	L1: LD (IX+00), C
	225	41E0	7E	LD A, (HL)
	226	41E1	DD 77 01	LD (IX+1), A
	227	41E4	23	INC HL
	228	41E5	0C	INC C
	229	41E6	10 F5	DJNZ L1
	230	41E8	DD E1	POP IX
	231	41EA	C3 FD 41	JP EYUP
	232	41ED		
	233	41ED	70	TABLO: DB 70H
	234	41EE	50	DB 50H
	235	41EF	58	DB 58H
	236	41F0	0A	DB 0AH
	237	41F1	24	DB 24H
	238	41F2	0D	DB 0DH
	239	41F3	18	DB 18H
	240	41F4	1F	DB 1FH
	241	41F5	00	DB 00H
	242	41F6	07	DB 07H
	243	41F7	40	DB 40H
	244	41F8	07	DB 07H
	245	41F9	00	DB 00
	246	41FA	00	DB 00
	247	41FB	40	DB 40H
	248	41FC	00	DB 00H
	249	41FD	3E 4F	EYUP: LD A, 4FH
	250	41FF	D3 13	OUT (13H), A

ERR	LINE	ADDR	OBJ	
	251	4201	ED 5E	IM 2
	252	4203	3E 87	LD A,87H
	253	4205	D3 13	OUT (13H),A
	254	4207	21 6D 40	LD HL,406DH
	255	420A	22 51 50	LD (5051H),HL
	256	420D	3E C3	LD A,0C3H
	257	420F	32 50 50	LD (5050H),A
	258	4212		
	259	4212	F3	DI
	260	4213	3E 20	LD A,20H
	261	4215	ED 47	LD I,A
	262	4217	AF	XOR A
	263	4218	D3 13	OUT (13H),A
	264	421A	21 50 50	LD HL,5050H
	265	421D	22 00 20	LD (2000H),HL
	266	4220	FB	EI
	267	4221	21 00 A0	LD HL,0A000H
	268	4224	C3 70 43	JP KIL
	269	4227		
	270	4227	18 FE	BUR: JR BUR
	271	4229		
	272	4229	00	NOP
	273	422A	00	NOP
	274	422B	F3	DI
	275	422C	DB 11	IN A,(11H)
	276	422E	E6 7F	AND 7FH
	277	4230	FE 0D	CP 0DH
	278	4232	CA 59 40	JP Z,ENTER
	279	4235	FE 08	CP 08H
	280	4237	CA 5F 40	JP Z,DELETE
	281	423A	FE 01	CP 01H
	282	423C	CA 9E 42	JP Z,UP
	283	423F	FE 02	CP 02H
	284	4241	CA BE 42	JP Z,DOWN
	285	4244	FE 03	CP 03H
	286	4246	CA CF 42	JP Z,RIGHT
	287	4249	FE 04	CP 04H
	288	424B	CA DB 42	JP Z,LEFT
	289	424E	FE 09	CP 09H
	290	4250	CA E7 42	JP Z,TAB
	291	4253	FE 0E	CP 0EH
	292	4255	CA 8D 40	JP Z,INSERT
	293	4258	FE 0B	CP 0BH
	294	425A	CA 12 43	JP Z,PGUP
	295	425D	FE 0C	CP 0CH
	296	425F	CA 2A 43	JP Z,PGDN
	297	4262	FE 0A	CP 0AH
	298	4264	CA 39 43	JP Z,TTAB
	299	4267	77	LD (HL),A
	300	4268	23	INC HL

ERR	LINE	ADDR	OBJ		
	301	4269	DD 23		INC IX
	302	426B	DD E5		PUSH IX
	303	426D	D1		POP DE
	304	426E	CD AF 41		CALL ZXC
	305	4271	FB	ASD:	EI
	306	4272	ED 4D		RETI
	307	4274	01 50 00	ENTER:	LD BC,0050H
	308	4277	FD 09		ADD IY,BC
	309	4279	FD E5		PUSH IY
	310	427B	E1		POP HL
	311	427C	E5		PUSH HL
	312	427D	01 00 60		LD BC,6000H
	313	4280	ED 42		SBC HL,BC
	314	4282	E5		PUSH HL
	315	4283	DD E1		POP IX
	316	4285	DD E5		PUSH IX
	317	4287	D1		POP DE
	318	4288	CD AF 41		CALL ZXC
	319	428B	E1		POP HL
	320	428C	C3 71 42		JP ASD
	321	428F	2B	DELETE:	DEC HL
	322	4290	3E 20		LD A,20H
	323	4292	77		LD (HL),A
	324	4293	DD 2B		DEC IX
	325	4295	DD E5		PUSH IX
	326	4297	D1		POP DE
	327	4298	CD AF 41		CALL ZXC
	328	429B	C3 71 42		JP ASD
	329	429E	01 50 00	UP:	LD BC,0050H
	330	42A1	ED 42		SBC HL,BC
	331	42A3	E5		PUSH HL
	332	42A4	FD E5		PUSH IY
	333	42A6	E1		POP HL
	334	42A7	ED 42		SBC HL,BC
	335	42A9	E5		PUSH HL
	336	42AA	FD E1		POP IY
	337	42AC	DD E5		PUSH IX
	338	42AE	E1		POP HL
	339	42AF	ED 42		SBC HL,BC
	340	42B1	E5		PUSH HL
	341	42B2	DD E1		POP IX
	342	42B4	DD E5		PUSH IX
	343	42B6	D1		POP DE
	344	42B7	CD AF 41		CALL ZXC
	345	42BA	E1		POP HL
	346	42BB	C3 71 42		JP ASD
	347	42BE	01 50 00	DOWN:	LD BC,0050H
	348	42C1	09		ADD HL,BC
	349	42C2	FD 09		ADD IY,BC
	350	42C4	DD 09		ADD IX,BC

ERR	LINE	ADDR	OBJ	
	351	42C6	DD E5	PUSH IX
	352	42C8	D1	POP DE
	353	42C9	CD AF 41	CALL ZXC
	354	42CC	C3 71 42	JP ASD
	355	42CF	23	RIGHT: INC HL
	356	42D0	DD 23	INC IX
	357	42D2	DD E5	PUSH IX
	358	42D4	D1	POP DE
	359	42D5	CD AF 41	CALL ZXC
	360	42D8	C3 71 42	JP ASD
	361	42DB	2B	LEFT: DEC HL
	362	42DC	DD 2B	DEC IX
	363	42DE	DD E5	PUSH IX
	364	42E0	D1	POP DE
	365	42E1	CD AF 41	CALL ZXC
	366	42E4	C3 71 42	JP ASD
	367	42E7	01 08 00	TAB: LD BC,000BH
	368	42EA	09	ADD HL,BC
	369	42EB	DD 09	ADD IX,BC
	370	42ED	DD E5	PUSH IX
	371	42EF	D1	POP DE
	372	42F0	CD AF 41	CALL ZXC
	373	42F3	C3 71 42	JP ASD
	374	42F6	23	INSERT: INC HL
	375	42F7	F5	PUSH AF
	376	42F8	7E	LD A,(HL)
	377	42F9	FE 20	CP 20H
	378	42FB	CA 06 43	JP Z,BNM
	379	42FE	47	LD B,A
	380	42FF	2B	DEC HL
	381	4300	F1	POP AF
	382	4301	77	LD (HL),A
	383	4302	7B	LD A,B
	384	4303	C3 8D 40	JP INSERT
	385	4306	23	BNM: INC HL
	386	4307	F5	PUSH AF
	387	4308	7E	LD A,(HL)
	388	4309	FE 20	CP 20H
	389	430B	CA 50 43	JP Z,MMM
	390	430E	F1	POP AF
	391	430F	C3 8D 40	JP INSERT
	392	4312	01 90 01	PGUP: LD BC,400
	393	4315	ED 42	SBC HL,BC
	394	4317	E5	PUSH HL
	395	4318	DD E5	PUSH IX
	396	431A	E1	POP HL
	397	431B	ED 42	SBC HL,BC
	398	431D	E5	PUSH HL
	399	431E	DD E1	POP IX
	400	4320	DD E5	PUSH IX

ERR	LINE	ADDR	OBJ		
	401	4322	D1		POP DE
	402	4323	CD AF 41		CALL ZXC
	403	4326	E1		POP HL
	404	4327	C3 71 42		JP ASD
	405	432A	01 90 01	PGDN:	LD BC,400
	406	432D	09		ADD HL,BC
	407	432E	DD 09		ADD IX,BC
	408	4330	DD E5		PUSH IX
	409	4332	D1		POP DE
	410	4333	CD AF 41		CALL ZXC
	411	4336	C3 71 42		JP ASD
	412	4339	01 05 00	TTAB:	LD BC,0005H
	413	433C	ED 42		SBC HL,BC
	414	433E	E5		PUSH HL
	415	433F	DD E5		PUSH IX
	416	4341	E1		POP HL
	417	4342	ED 42		SBC HL,BC
	418	4344	E5		PUSH HL
	419	4345	DD E1		POP IX
	420	4347	DD E5		PUSH IX
	421	4349	D1		POP DE
	422	434A	CD AF 41		CALL ZXC
	423	434D	C3 71 42		JP ASD
	424	4350	2B	MMM:	DEC HL
	425	4351	2B		DEC HL
	426	4352	F1		POP AF
	427	4353	77		LD (HL),A
	428	4354	C3 71 42		JP ASD
	429	4357	DD E5	ZXC:	PUSH IX
	430	4359	DD 21 00 60		LD IX,6000H
	431	435D	DD 36 00 0E		LD (IX+00),0EH
	432	4361	7A		LD A,D
	433	4362	DD 77 01		LD (IX+1),A
	434	4365	DD 36 00 0F		LD (IX+00),0FH
	435	4369	7B		LD A,E
	436	436A	DD 77 01		LD (IX+1),A
	437	436D	DD E1		POP IX
	438	436F	C9		RET
	439	4370	3E 20	KIL:	LD A,20H
	440	4372	FD E5		PUSH IY
	441	4374	FD 21 00 A0		LD IY,0A000H
	442	4378	21 00 00		LD HL,0000H
	443	437B	D5		PUSH DE
	444	437C	11 FF 07		LD DE,07FFH
	445	437F	FD 77 00	TR:	LD (IY+0),A
	446	4382	FD 23		INC IY
	447	4384	23		INC HL
	448	4385	ED 52		SBC HL,DE
	449	4387	20 F6		JR NZ,TR
	450	4389	D1		POP DE

ERR LINE ADDR OBJ

451	438A	FD	E1		POP	IY
452	438C	C3	27	42	JP	BUR
453	438F	70			DATA:	DB 70H
454	4390	50				DB 50H
455	4391	58				DB 58H
456	4392	0A				DB 0AH
457	4393	24				DB 24H
458	4394	0D				DB 0DH
459	4395	18				DB 18H
460	4396	1F				DB 1FH
461	4397	00				DB 00H
462	4398	07				DB 07H
463	4399	40				DB 40H
464	439A	07				DB 07H
465	439B	00				DB 00H
466	439C	00				DB 00H
467	439D	00				DB 00H
468	439E	00				DB 00H
469	439F	48			TABLO:	DB 48H
470	43A0	41				DB 41H
471	43A1	54				DB 54H
472	43A2	41				DB 41H
472	43A3				END	

## INSTRUCTION SET

The following is a summary of the Z80 instruction set showing the assembly language mnemonic and the symbolic operation performed by the instruction. A more detailed listing appears in the Z80-CPU technical manual. The instructions are divided into the following categories:

- |   |                         |
|---|-------------------------|
| 8-bit loads                                   | Miscellaneous Group     |
| 16-bit loads                                  | Rotates and Shifts      |
| Exchanges                                     | Bit Set, Reset and Test |
| Memory Block Moves                            | Input and Output        |
| Memory Block Searches                         | Calls                   |
| 8-bit arithmetic and logic                    | Returns                 |
| 16-bit arithmetic                             |                         |
| General purpose Accumulator & Flag Operations |                         |

In the table the following terminology is used.

- b ≡ a bit number in any 8-bit register or memory location
- cc ≡ flag condition code
  - NZ ≡ non zero
  - Z ≡ zero
  - NC ≡ non carry
  - C ≡ carry
  - PO ≡ Parity odd or no over flow
  - PE ≡ Parity even or over flow
  - P ≡ Positive
  - M ≡ Negative (minus)

- d ≡ any 8-bit destination register or memory location
- dd ≡ any 16-bit destination register or memory location
- e ≡ 8-bit signed 2's complement displacement used in relative jumps and indexed addressing
- L ≡ 8 special call locations in page zero. In decimal notation these are 0, 8, 16, 24, 32, 40, 48 and 56
- n ≡ any 8-bit binary number
- nn ≡ any 16-bit binary number
- r ≡ any 8-bit general purpose register (A,B,C, D,E,H, or L)
- s ≡ any 8-bit source register or memory location
- s<sub>b</sub> ≡ a bit in a specific 8-bit register or memory location
- ss ≡ any 16-bit source register or memory location
- subscript "L" ≡ the low order 8 bits of a 16-bit register
- subscript "H" ≡ the high order 8 bits of a 16-bit register
- ( ) ≡ the contents within the ( ) are to be used as a pointer to a memory location or I/O port number
- 8-bit registers are A, B, C, D, E, H, L, I and R
- 16-bit register pairs are AF, BC, DE and HL
- 16-bit registers are SP, PC, IX and IY

Addressing Modes implemented include combinations of the following:

Immediate	Indexed
Immediate extended	Register
Modified Page Zero	Implied
Relative	Register Indirect
Extended	Bit

	Mnemonic	Symbolic Operation	Comments
8-BIT LOADS	LD r, s	r ← s	s ≡ r, n, (HL), (IX+e), (IY+e)
	LD d, r	d ← r	d ≡ (HL), r (IX+e), (IY+e)
	LD d, n	d ← n	d ≡ (HL), (IX+e), (IY+e)
	LD A, s	A ← s	s ≡ (BC), (DE), (nn), I, R
	LD d, A	d ← A	d ≡ (BC), (DE), (nn), I, R
16-BIT LOADS	LD dd, nn	dd ← nn	dd ≡ BC, DE, HL, SP, IX, IY
	LD dd, (nn)	dd ← (nn)	dd ≡ BC, DE, HL, SP, IX, IY
	LD (nn), ss	(nn) ← ss	ss ≡ BC, DE, HL, SP, IX, IY
	LD SP, ss	SP ← ss	ss = HL, IX, IY
	PUSH ss	(SP-1) ← ss <sub>H</sub> ; (SP-2) ← ss <sub>L</sub>	ss = BC, DE, HL, AF, IX, IY
POP dd	dd <sub>L</sub> ← (SP); dd <sub>H</sub> ← (SP+1)	dd = BC, DE, HL, AF, IX, IY	

	Mnemonic	Symbolic Operation	Comments
EXCHANGES	EX DE, HL	DE ↔ HL	
	EX AF, AF'	AF ↔ AF'	
	EXX	$\begin{pmatrix} BC \\ DE \\ HL \end{pmatrix} \leftrightarrow \begin{pmatrix} BC' \\ DE' \\ HL' \end{pmatrix}$	
	EX (SP), ss	(SP) ↔ ss <sub>L</sub> ; (SP+1) ↔ ss <sub>H</sub>	ss ≡ HL, IX, IY
MEMORY BLOCK MOVES	LDI	(DE) ← (HL), DE ← DE+1 HL ← HL+1, BC ← BC-1	
	LDIR	(DE) ↔ (HL), DE ← DE+1 HL ← HL+1, BC ← BC-1 Repeat until BC = 0	
	LDD	(DE) ↔ (HL), DE ← DE-1 HL ← HL-1, BC ← BC-1	
	LDDR	(DE) ↔ (HL), DE ← DE-1 HL ← HL-1, BC ← BC-1 Repeat until BC = 0	

# 17. INSTRUCTION SETS

IN DRAWING NUMBER  
SEQUENCE

5 Cont'd

IS65 Cont'd

MEMORY BLOCK SEARCHES

8-BIT ALU

16-BIT ARITHMETIC

CP ACC. & FLAG

MISCELLANEOUS GROUP

Mnemonic	Symbolic Operation	Comments
CPI	A ← (HL), HL ← HL+1 BC ← BC-1	A ← (HL) sets the flags only. A is not affected
CPIR	A ← (HL), HL ← HL+1 BC ← BC-1, Repeat until BC = 0 or A = (HL)	
CPD	A ← (HL), HL ← HL-1 BC ← BC-1	
CPDR	A ← (HL), HL ← HL-1 BC ← BC-1, Repeat until BC = 0 or A = (HL)	
ADD s	A ← A + s	CY is the carry flag  s ≡ r, n, (HL) (IX+e), (IY+e)  s = r, n (HL) (IX+e), (IY+e)  d = r, (HL) (IX+e), (IY+e)
ADC s	A ← A + s + CY	
SUB s	A ← A - s	
SBC s	A ← A - s - CY	
AND s	A ← A ∧ s	
OR s	A ← A ∨ s	
XOR s	A ← A ⊕ s	
CP s	A - s	
INC d	d ← d + 1	
DEC d	d ← d - 1	
ADD HL, ss	HL ← HL + ss	} ss ≡ BC, DE, HL, SP ss ≡ BC, DE, IX, SP ss ≡ BC, DE, IY, SP dd ≡ BC, DE, HL, SP, IX, IY dd ≡ BC, DE, HL, SP, IX, IY
ADC HL, ss	HL ← HL + ss + CY	
SBC HL, ss	HL ← HL - ss - CY	
ADD IX, ss	IX ← IX + ss	
ADD IY, ss	IY ← IY + ss	
INC dd	dd ← dd + 1	
DEC dd	dd ← dd - 1	
DAA	Converts A contents into packed BCD following add or subtract.	Operands must be in packed BCD format
CPL	A ← $\overline{A}$	
NEG	A ← $\overline{A} + 1$	
CCF	CY ← $\overline{CY}$	
SCF	CY ← 1	
NOP	No operation	
HALT	Halts CPU	8080A mode Call to 0038H Indirect Call
DI	Disable Interrupts	
EI	Enable Interrupts	
IM0	Set interrupt mode 0	
IM1	Set interrupt mode 1	
IM2	Set interrupt mode 2	

ROTATES AND SHIFTS

BIT S, R, & T

INPUT AND OUTPUT

Mnemonic	Symbolic Operation	Comments
RLC s		s ≡ r, (HL) (IX+e), (IY+e)
RL s		
RRC s		
RR s		
SLA s		
SRA s		
SRL s		
RLD		
RRD		
BIT b, s	Z ← s <sub>b</sub>	
SET b, s	s <sub>b</sub> ← 1	s ≡ r, (HL) (IX+e), (IY+e)
RES b, s	s <sub>b</sub> ← 0	
IN A (n)	A ← (n)	Set flags
IN r, (C)	r ← (C)	
INI	(HL) ← (C), HL ← HL + 1 B ← B - 1	
INIR	(HL) ← (C), HL ← HL + 1 B ← B - 1 Repeat until B = 0	
IND	(HL) ← (C), HL ← HL - 1 B ← B - 1	
INDR	(HL) ← (C), HL ← HL - 1 B ← B - 1 Repeat until B = 0	
OUT(n), A	(n) ← A	
OUT(C), r	(C) ← r	
OUTI	(C) ← (HL), HL ← HL + 1 B ← B - 1	
OUTIR	(C) ← (HL), HL ← HL + 1 B ← B - 1 Repeat until B = 0	
OUTD	(C) ← (HL), HL ← HL - 1 B ← B - 1	
OUTDR	(C) ← (HL), HL ← HL - 1 B ← B - 1 Repeat until B = 0	

Cont'd on next page

# 17. INSTRUCTION SETS

IN DRAWING NUMBER  
SEQUENCE

IS65 Cont'd

IS65 Cont'd

JUMPS	JP nn	PC ← nn	$\left. \begin{array}{l} \text{NZ} \text{ PO} \\ \text{Z} \text{ PE} \\ \text{NC} \text{ P} \\ \text{C} \text{ M} \end{array} \right\} \text{cc}$ $\left. \begin{array}{l} \text{NZ} \text{ NC} \\ \text{Z} \text{ C} \end{array} \right\} \text{kk}$ ss = HL, IX, IY
	JP cc, nn	If condition cc is true PC ← nn, else continue	
	JR e	PC ← PC + e	
	JR kk, e	If condition kk is true PC ← PC + e, else continue	
	JP (ss)	PC ← ss	
CALLS	DJNZ e	B ← B - 1, if B = 0 continue, else PC ← PC + e	
	CALL nn	(SP-1) ← PC <sub>H</sub> (SP-2) ← PC <sub>L</sub> , PC ← nn	
	CALL cc, nn	If condition cc is false continue, else same as CALL nn	

RETURNS	RESTARTS	RST L	(SP-1) ← PC <sub>H</sub> (SP-2) ← PC <sub>L</sub> , PC <sub>H</sub> ← 0 PC <sub>L</sub> ← L	
		RET	PC <sub>L</sub> ← (SP), PC <sub>H</sub> ← (SP+1)	
		RET cc	If condition cc is false continue, else same as RET	
		RET I	Return from interrupt, same as RET	
		RET N	Return from non- maskable interrupt	