

T.C.
ANADOLU ÜNİVERSİTESİ
FEN BİLİMLERİ ENSTİTÜSÜ
ELEKTRİK MÜHENDİSLİĞİ ANA BİLİM DALI

YÜKSEK GÜÇLÜ DC/AC KONVERTÖRÜ

YÜKSEK LİSANS TEZİ

DANIŞMAN: Doç. Dr. BİNBOĞA SİDDİK YARMAN

MEHMET ATIF ÇAY

T. C.
ANADOLU ÜNİVERSİTESİ
MERKEZ KÜTÜPHANESİ

ESKİŞEHİR 1986

Tez çalışmamı yürüten Sayın Hocam Bekir Sıddık Binboğa YARMAN'a, tez konusunda ilk fikri ortaya atan ve Sayın Hocam'la bu konuyu tartışan Sayın Yük. Müh. Ali AKURGAL'a en derin saygılarımla teşekkürü borç bilirim.

Eskişehir, 1986

İÇİNDEKİLER

	<u>Sayfa No</u>
ÖZET	i
SUMMARY	i
1. GİRİŞ	1
2. DC/AC DÖNÜŞTÜRÜCÜLER	2
2.1. İt-Çek (Push-Pull) Dönüştürücüler	2
2.2. Yarı Köprü Dönüştürücüler	4
2.3. Köprü Dönüştürücüler	5
2.3.1. Darbe Genlik Modülasyonlu Dalga Sekli	7
2.3.1.1. ROM Kontrollü Yüksek Frekans FET (Field Effect Transistor) Güç Dönüştürücü	9
2.3.2. Darbe Genişlik Modülasyonu (PWM) Dalga Sekli	12
3. DC'DEN AC ELDE ETMEDE ÖZGÜN BİR DÜŞÜNCE	15
4. GERÇEKLENEN DEVRE	24
4.1. Genel Yapı ve Çalışması	24
4.2. Verim Hesabı	28
4.3. Değişik Değerler İçin Bilgisayar Çıktıları	38
5. SONUÇ	41
6. ÖNERİLER	42
KAYNAKLAR	46
EK.1 ANAHTARLAMA ZAMANLARINI HESAPLAYAN FORTRAN IV DİLİNDEKİ BİLGİSAYAR PROGRAMI	47
EK.2 BDX 33C, 34C TRANSİSTÖRLERİN KARAKTERİSTİK EĞRİLERİ	52
EK.3 LM 301 İŞLEMSEL KUVVETLENDİRİCİSİNİN KARAKTERİSTİK EĞRİLERİ	53

ÖZET

Bu tezde verimi % 70'in üzerinde olan, frekansı 1500 Hz.'e kadar değiştirilebilen, doğru gerilimden alternatif gerilim üreten yeni bir dönüştürücü (DC/AC Inverter) gerçekleştirilmiştir.

Devrede, üretilmek istenen sinüzoidal gerilimin frekansının belirlendiği ve gerektiğinde frekans değişiminin sağlandığı bir sinüs osilatör kullanılmıştır.

Yük direnci üzerinde elde edilen sinüzoidal gerilimin pozitif ve negatif yarım periyotlarını üretmek üzere iki ayrı DC kaynak kullanılmış olup devre simetrik yapıya sahiptir.

Kayıpsız bir pasif devre elemanı olan selfin, üzerinde enerji depolama özelliği, tasarımın temel dayanağı olmuştur.

SUMMARY

In this thesis, a new DC to AC converter whose efficiency is up to % 70 and whose frequency can be adjusted was designed.

In the circuit, a sinusoidal oscillator was used to specify and adjust the frequency of the converter whenever necessary.

In order to produce the positive and negative halfcycles of the sinusoidal voltage obtained on the load resistance, two separate DC power supplies were used. The circuit has symmetrical structure.

The design is based on the property of an inductor, as a lossless passive element which can store energy.

1. GİRİŞ

DC bataryaların bulunduğu, fakat AC kaynakların bulunmadığı koşullarda, istenilen özelliklerdeki AC gerilimleri DC bataryalardan elde etmek yoluna gidilir.

Elektrik kesinti ve değişmelerine karşı hassas olan aygıtlar için kesintisiz güç kaynaklarında, gerilim ve frekansın birlikte değiştirildiği alternatif akım (AC) motor kontrol devrelerinde endüksiyonla ısıtmada ve Doğru akımdan (DC), doğru akıma (DC) anahtarlama regülatörlerinde doğru gerilim kaynaklarından alternatif gerilim üreten çeviricilere fazlaca ihtiyaç duyulur.

Özellikle hacmi küçük, ısınma problemlerinin bulunduğu hareketli sistemlerde bu dönüştürücüleri yüksek verimle gerçekleştirmek önem kazanır. Bir örnek olarak, özellikle denizaltılarda sonar cihazının çıkış katında kullanılmak üzere bu tip dönüştürücülere ihtiyaç duyulmaktadır.

Bu lisans üstü tezde, verimi yüksek olan doğru gerilim kaynaklarından, alternatif gerilim üretmek üzere (DC/AC dönüştürücü) yeni bir devre yapısı öneriyoruz.

Literatürde çeşitli amaçlar için değişik şekillerde DC'den AC'ye dönüştürücülere rastlanır. Bunlar tek fazlı dönüştürücüler olabildiği gibi, üç fazlı dönüştürücüler de olabilir. Bu dönüştürücüler hakkında genel bilgileri, güç elektroniği üzerine yazılmış çeşitli kitaplardan, periodik dergilerden ve seminer notlarından bulmak mümkündür. [1], [2], [3], [4].

2. DC/AC DÖNÜŞTÜRÜCÜLER

Giriş bölümünde anlatılan çeşitli amaçlar doğrultusunda yapılan DC/AC dönüştürücüler, devre yapısı bakımından üç kısımda incelenebilir.

2.1 İt-Çek (Push-Pull) dönüştürücüler (çıkış transformatorü orta uçlu),

2.2 Yarı-Köprü (Half-Bridge) dönüştürücüler,

2.3 Köprü (Full-Bridge) dönüştürücüler.

Şimdi, bu dönüştürücü tiplerini özet olarak gözden geçirelim:

2.1 İt-Çek (Push-Pull) Dönüştürücüler:

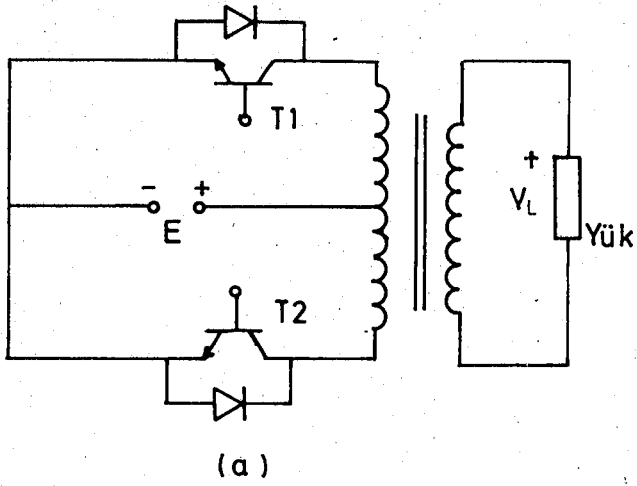
Şekil 1'de İt-Çek tipi transistörlü bir dönüştürücü görülmektedir. Bu devrede E doğru gerilim kaynağı yüke, transformator ve yarıiletkenler üzerinden, bir yarım periodda pozitif diğer yarım periodda negatif olacak şekilde bağlanmaktadır. Yükün endüktif olduğu durumlarda reaktif akımı kaynağa geri verebilmek için devrede serbest döngü diyotları kullanmak gerekmektedir.

Bu devrenin önemli üstünlükleri şunlardır:

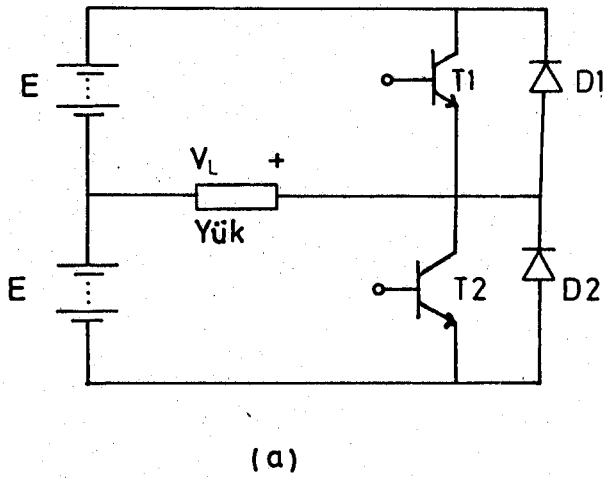
i) Yalnızca iki anahtarlama elemanı ve iki diyot kullanılmaktadır.

ii) Her yarı çevrimde akım yalnızca bir yarı iletken üzerinden akmakta ve bu nedenle yarı iletkenler üzerinde, iletim yönünde, daha az gerilim düşümü olmaktadır. Özellikle, düşük kaynak gerilimi kullanılan durumlarda bu, verimin yüksek olmasını sağlamaktadır.

iii) Tek bir DC kaynak kullanılmaktadır.



Şekil 1.(a) İt-Çek (Push-Pull) Transistörlü Dönüştürücü
(b) Çıkış Dalga Şekli



Şekil 2.(a) Yarı-Köprü Dönüştürücü
(b) Çıkış Dalga Şekli

Bu devrenin dezavantajları ise aşağıdaki gibi sıralanabilir:

i) Yarı iletkenlerin üzerinde kesimde görülen gerilim, kaynak geriliminin iki katıdır. Bu nedenle, yüksek gerilim uygulamalarında bu yapı kullanılmaz.

ii) Dönüştürme, özel sarılmış bir transformator yardımıyla yapıldığından, devrede transformator kullanılması kaçınılmazdır. Gerçekte, gerekli yalıtım ve gerilim uyuşmasını sağlamak amacıyla diğer devre yapılarında da transformator kullanılmakla birlikte, bu uygulamada fazladan bir sargı bulunmaktadır. Bu nedenle, kullanım katsayısı düşmekte ve boyutlar büyümektedir.

iii) Bu devre yapısı ile sadece 2 basamaklı gerilim dalga şekli elde edilebilir. Oysa, 3 basamaklı gerilim dalga şekillerinin harmonikleri daha az olduğundan, sinüs çıkış elde etmek için kullanılması gereken süzgeçler daha küçüktür.

Bahsedilen bu özellikleri dolayısıyla İt-Çek dönüştürücü düşük güç uygulamalarında yaygın olarak kullanılmaktadır. Özellikle, çıkış geriliminin sinüs olmasının arzulanmadığı DC-DC anahtarlama regülatörleri için çok uygundur.

2.2 Yarı-Köprü Dönüştürücü:

Şekil 2'de Yarı-Köprü tipi transistörlü bir dönüştürücü görülmektedir. Bu devrede, her iki kaynak yüke sırayla, anahtarlama tranzistörleri üzerinden bağlanmaktadır. Yük endüktif olduğunda, diğer dönüştürücülerde olduğu gibi, burada da anahtarlama elemanlarını paralel serbest döngü diyotları kullanılmıştır. Çıkışta eğer gerilim uyuşması ve yalıtım için gerekirse transformator kullanılabilir.

Bu devre yapısının üstünlükleri şöyle sıralanabilir:

- i) Sadece iki anahtarlama elemanı ve iki serbest döngü diyodu kullanılır.
- ii) Her yarı çevrimde akım yalnızca bir yarı iletken üzerinden akar.
- iii) Transformator kullanılması zorunlu değildir.

Bu devrenin dezavantajları ise şöylece özetlenebilir:

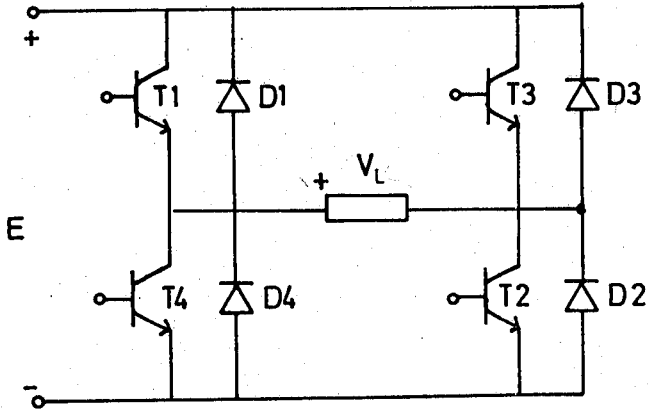
- i) Yarı iletkenlerin gerilim anma değerleri her bir kaynağın geriliminin iki katıdır.
- ii) İki kaynak kullanmak gereklidir. Bu boyutları ve maliyeti arttırmaktadır. Bu özelliği nedeni ile, uygulamada en az tercih edilen yapıdır.
- iii) Çıkışta ancak iki basamaklı gerilim dalga şekli elde edilebilir.

2.3 Köprü Dönüştürücü:

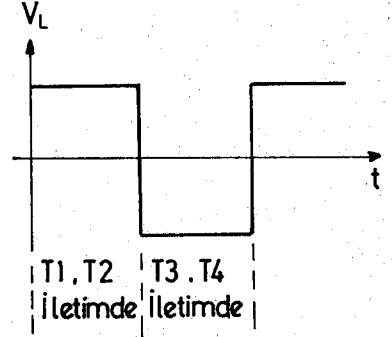
Şekil 3'te transistörlü bir köprü dönüştürücü görülmektedir. Yük üzerinde değişken bir dalga şekli elde edebilmek için her bir yarı periodda (çıkışta elde edilecek değişken dalga'nın yarı periodu) bir çift tranzistor iletimde olacaktır. T1-T2 çifti ile pozitif, T3-T4 çifti ile negatif yarı period elde edilir. Bu durumda çıkışta görülen dalga şekli kare dalgadır. Fazı birbirine göre kaymış iki dönüştürücü çıkışında elde edilen dalga toplanarak 3 basamaklı dalga şekli (quasi-square wave) elde edilir (Şekil 4). 3 basamaklı dalga şekli uygun anahtarlama eleman çiftlerinin iletimde ve kesimde olma durumları ayarlanarak da elde edilebilir.

Köprü dönüştürücünün üstünlükleri şöyle sıralanabilir:

- i) Transformator kullanmak gerekmez. Mevcut devreye iki

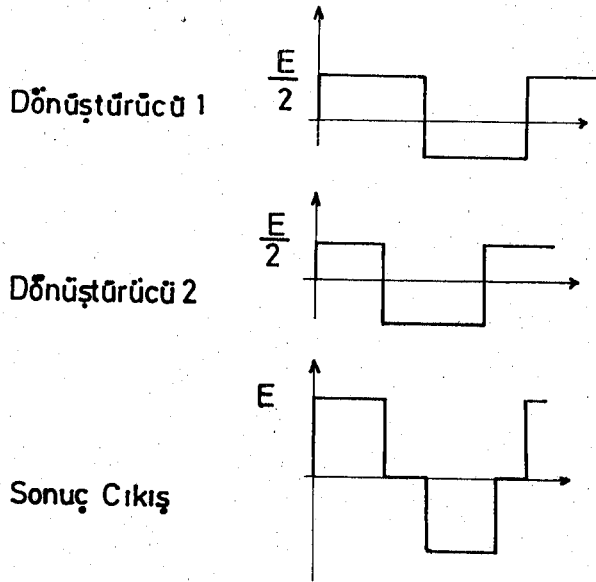


(a)



(b)

Şekil 3. (a) Köprü Dönüştürücü
(b) Çıkış Dalga Şekli



Şekil 4. İki Köprü Dönüştürücü Yardımıyla Üç Basamaklı
Dalga Şekli Elde Edilmesi

anahtarlama elemanı daha ekleyerek 3 fazlı deęişken gerilim elde etmek mümkündür. Bu yapı özellikle yüksek güç uygulamalarında yaygın olarak kullanılır.

ii) Üç basamaklı çıkış gerilim dalga şekilleri elde edilebilir.

iii) Tek DC kaynak kullanılır.

Dezavantajlarını ise şöylece söylemek mümkündür:

i) Diğer dönüştürücülerde kullanılanın iki katı anahtarlama elemanı kullanılır.

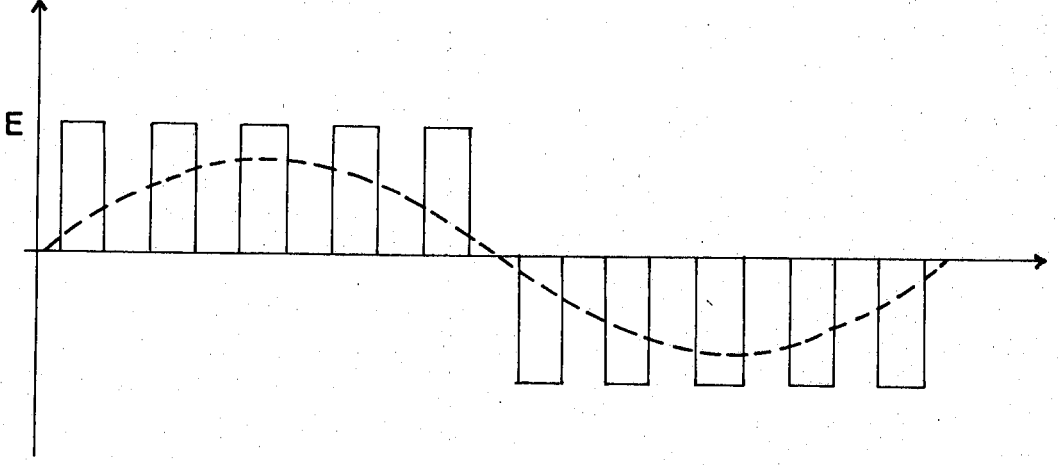
ii) Her bir yarı periyotta akım iki yarıiletken üzerinden akar. Bu nedenle düşük gerilim uygulamalarında verim düşük olur. [2].

Voltaj kontrolünün diğer bir şekli Şekil 5'te gösterilen dalga şeklinde olduğu gibi kare dalgayı çentiklemektir. Bu şekilde, bir yarı periyotta birden fazla anahtarlama yapılarak alt harmonikleri çok az olan dalga şekilleri elde edilmeye başlanmıştır. Dönüştürücü devresindeki tranzistörler eşit uzunlukta sıfır periyotlar elde etmek için tıkamaya ve ilettime geçirilirler. Buradaki DC kaynak sabit E seviyeli bir kaynaktır.

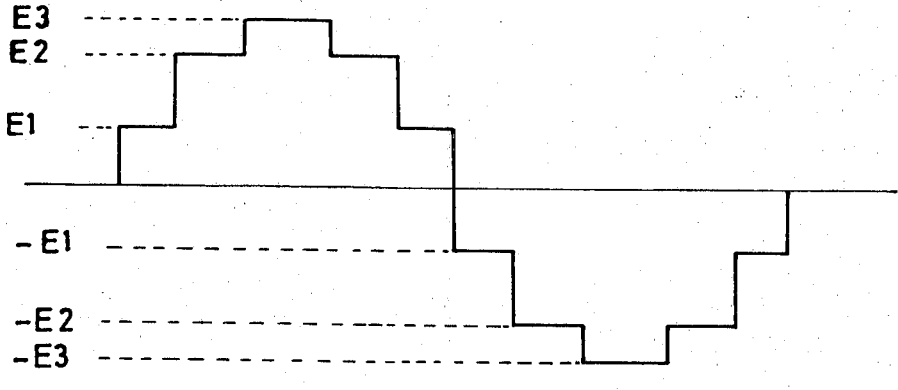
Köprü dönüştürücülerinde çıkış voltajı kontrolünde yukarıda bahsedilenlerin dışında şu iki önemli teknikten de söz etmek gerekir: Darbe genlik modülasyonu ve darbe genişlik modülasyonu.

2.3.1 Darbe Genlik Modülasyonlu Dalga Şekli:

Şekil 6'da basamaklı bir gerilim dalga şekli görülmektedir. Böyle bir dalga şekli, birden fazla dönüştürücünün çıkışlarının doğrudan ya da bir transformatör yardımıyla toplanma-



Şekil 5. Çentiklenmiş Kare Dalga



Şekil 6. Basamaklı Gerilim Dalga Şekli

sıyla elde edilebilir. Bu konuda en canalicı örnek [3] no'lu kaynakta anlatılan ROM (read only memory) kontrollu dönüştürücüdür.

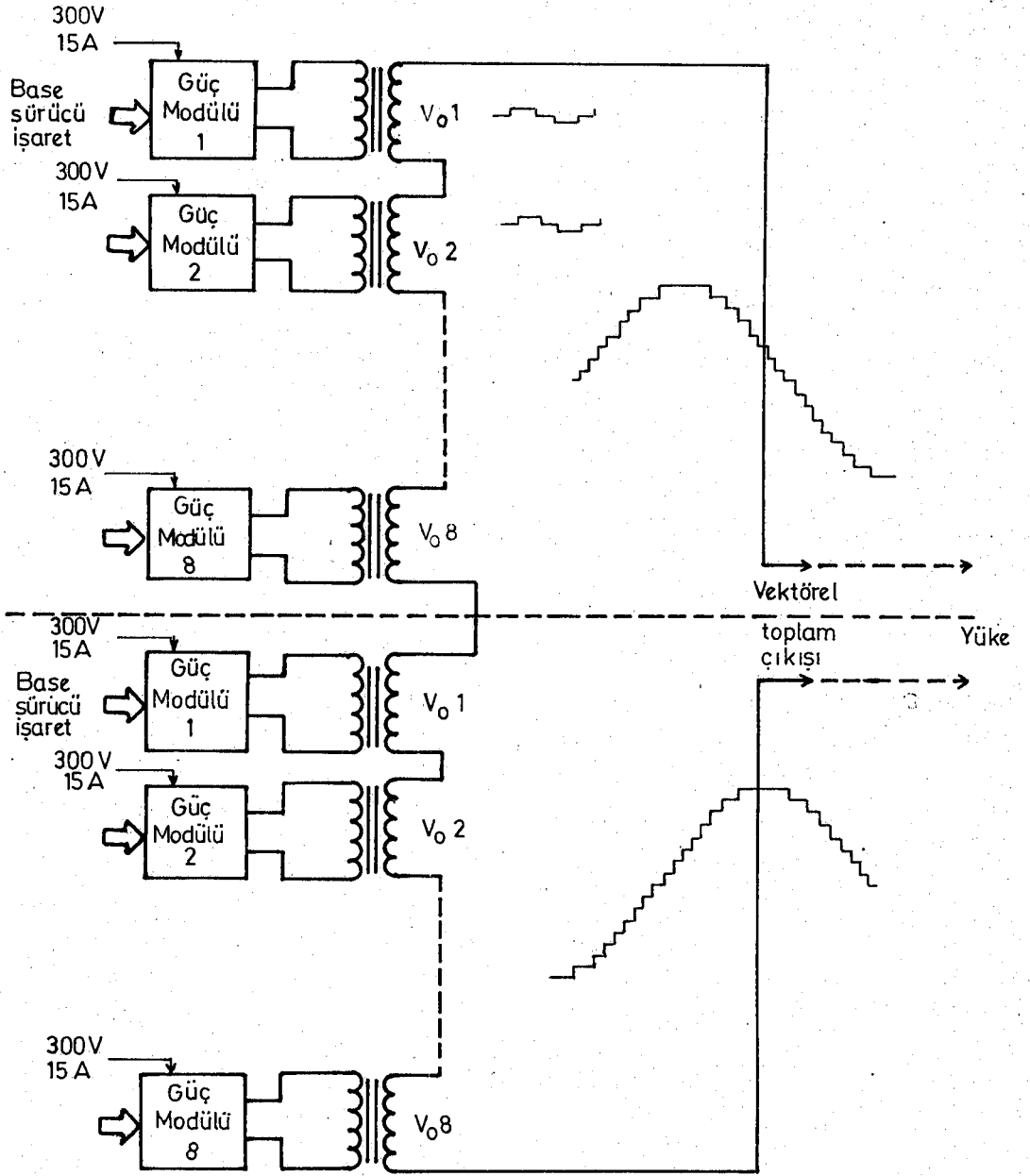
2.3.1.1 ROM Kontrollü Yüksek Frekans FET (Field Effect Transistor) Güç Dönüştürücü:

Temelde bir köprü dönüştürücüdür ve anahtarlama elemanı olarak FET kullanılmaktadır.

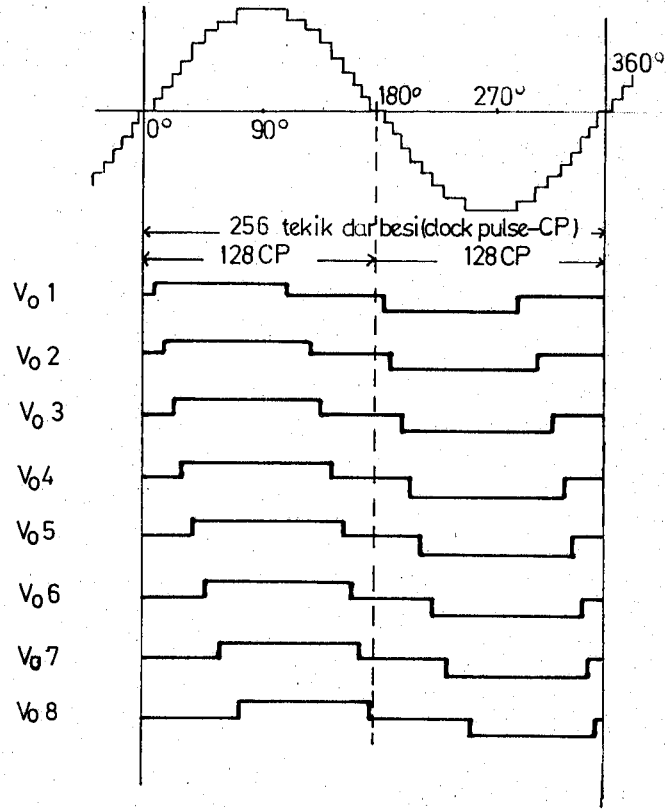
Şekil 7'de toplam olarak 16 dönüştürücü güç modülü kullanılan doğru gerilimi sinüzoidal işarete çeviren dönüştürücü görülmektedir. Dönüştürücü transformatorün ikincil sargıları seri bağlanmıştır. FET'lerin anahtarlama zamanlarınının ROM kontrolüyle, üstteki 8 modül basamaklı bir sinüsü, alttaki 8 modül de diğer sinüsü meydana getirir. Sonuçta elde edilen voltaj, bu basamaklı sinüs dalga şeklinin vektörel toplamıdır. İki dalganın da genliği, iki basamaklı dalga şekli arasındaki faz açısı ayarlanarak kontrol edilir. Voltajın frekansı ise ROM'un tetik (clock) frekansıyla kontrol edilir. Şekil 8, iki sonuç çıkış dalga şekli arasındaki zamanlama ilişkisini gösterir. Şekilde gösterilen her bir 8 çıkış voltaj dalga şeklinin darbe genişliği, sonuç çıkış voltajının minimum harmonik distorsyonda olacak şekildedir. Anten yükü endüktif, kapasitif veya rezistif olabileceği için yük akımı, modül çıkış voltaj dalga şekliyle herhangi bir faz ilişkisinde de olabilir.

150 kHz kullanılacağı için, temel güç modülü olarak MOSFET (Metal Oxide Semiconductor Field Effect Transistor) dönüştürücüler seçilmiştir.

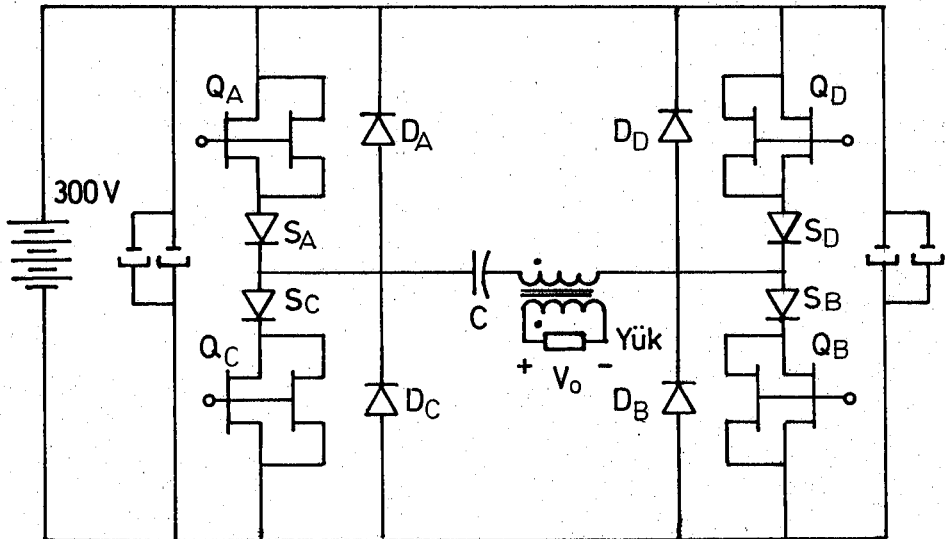
Şekil 9, Köprü dönüştürücü diagramını gösterir. Kaynak gerilimi 300 V, maksimum anahtarlama akımı yaklaşık olarak 15 A dir [3].



Sekil 7. Toplam 16 Dönüştürücü Güç Modülü Kullanan DC'den Sinüzoidal Üreteci



Şekil 8. Sinüzoidal Çıkış gerilimini Oluşturmak İçin Gerekli Dalga Şekli



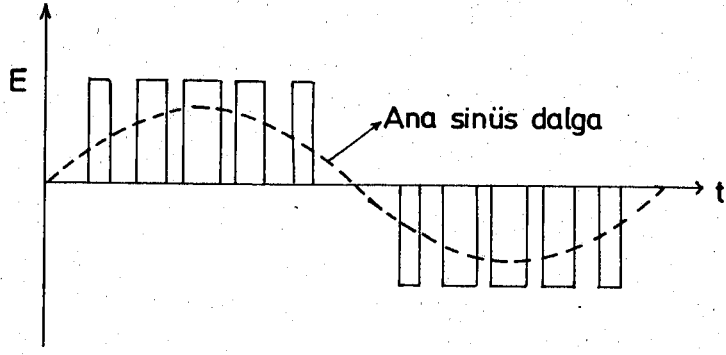
Şekil 9. ROM Kontrollü, FET Köprü Dönüştürücü

2.3.2 Darbe Genişlik Modülasyonu (PWM) Dalga Şekli:

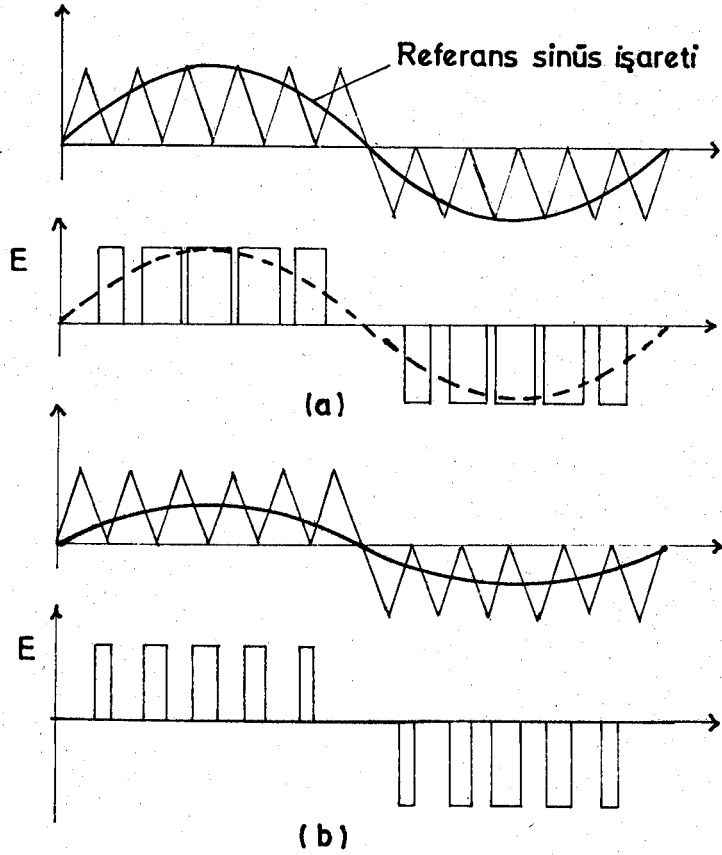
Daha önce bahsedilen çentiklenmiş kare dalga şeklini geliştirmenin bir yolu iletim ve kesim periodlarını değiştirmektir. Öyleki, Şekil 10'da gösterilen dalga şeklinin, tepe değerinde iletim periodu en büyüktür. Bu çeşit kontrol, darbe genişlik modülasyonu olarak bilinir. Herbir darbenin alanı sinüs dalgası ile birbiri ardısıra gelen sıfır periotların orta noktaları arasında kalan alana karşı düşer. PWM dalga şekli diğer dalga şekillerinden daha düşük seviyede, alçak dereceli harmoniklere sahiptir [4]. PWM'li dalgayı doğru şekilde elde etmek için gerekli tetikleme anlarını saptamada, kontrol devrelerinde istenilen frekansta sinüs dalgasının üretildiği ve sonra bu referans sinüs dalgasının bir offset üçgen dalga ile mukayese edildiği bir metot kullanılabilir. Bu durum Şekil 11'de gösterilmiştir. İki eğrinin kesişme noktaları, tetikleme anlarını belirler. Şekil 11.a maximum çıkış gerilimini göstermektedir. Bu çıkış gerilimini yarıya indirmek referans sinüs dalgasının genliğini yarıya indirerek kolaylıkla yapılır (Şekil 11.b).

Çıkış geriliminin bir periodundaki fazlaca darbe sayısı yüksek dereceli harmoniklerin artmasına neden olur. Fakat bunlar alçak dereceli harmoniklerden çok daha kolay filtre edilir. Ayrıca endüktif bir yük, yük akımındaki bu harmonikleri çok iyibir şekilde zayıflatır.

Yukarıda açıklanan PWM'a alternatif bir yol da şudur. Şekil 3'te görülen dönüştürücü, T1 ve T2 bir çift T3 ve T4 diğer çift olarak sürülerek DC kaynak sürekli bir şekilde yüke bağlanarak kontrol edilebilir. Böylece çıkış geriliminin sıfır olduğu bölümlerden kaçınılmış olur. Bu durumda Şekil 12'deki PWM dalga şekli elde edilmiş olur. Çıkış gerilimi dalga şeklinin yarı periodunda ters periodlar kısadır [1].



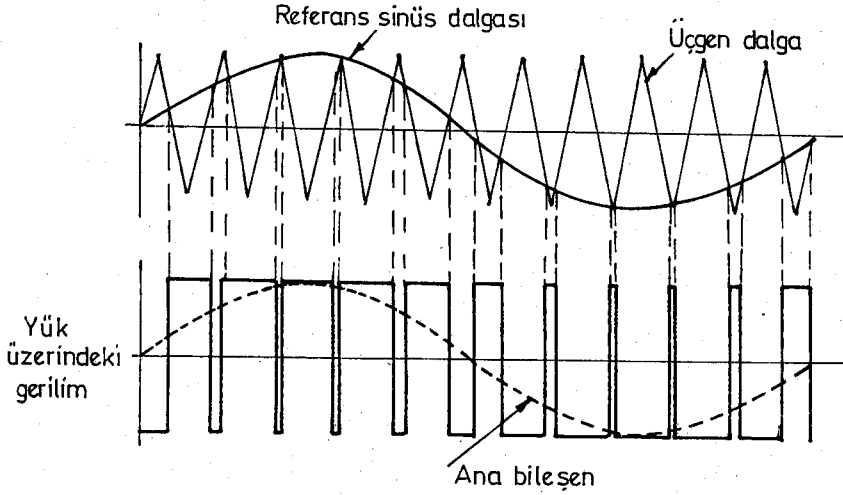
Şekil 10. Dalga genişlik Modülasyonu (PWM)
Dalga Sekli



Şekil 11.(a) PWM Dalga Şekli İçin Maksimum Çıkış Gerilimi
(b) PWM Dalga Şekli İçin Yarı-Maksimum Çıkış
Gerilimi

PWM tekniđi kullanılarak gereklenmiř ilđi ekici bir rnek [5] no'lu kaynakta anlatılmıřtır.

entiklenmiř ve darbe geniřlik modlasyonlu dalđa Őekillerinde meydana gelen yksek seviyeli komtasyon sayısı, dnřtrcdeki transistrlerde yksek komtasyon kayıplarına yol aar.  basamaklı dnřtrcyle PWM arasındaki seimde birincideki ek kontrol devrelerinin maliyetine ve anahtarlama kayıplarına, diđerinde ise, ıkıř gerilimindeki yksek, alak dereceli harmonik ieriđine dikkat edilmelidir.



Sekil 12. Kaynađın Srekli Olarak Yke Bađlı Olması Halinde PWM'lu Dalđa Őekli

3. DC'DEN AC ELDE ETMEDE ÖZGÜN BİR DÜŞÜNCE

Bilindiği gibi self, üzerinde enerji biriktiren kayıpsız bir devre elemanıdır. Selfin bu özelliğinden yararlanarak geliştirilen devrenin ana hatları aşağıda açıklanmıştır.

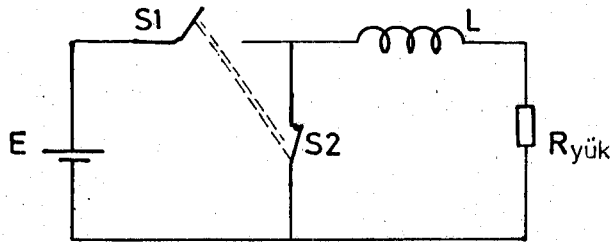
Şekil 13'deki E; AC elde edilecek olan batarya gurubudur. L; yukarıda söz edilen özelliğinden yararlanılacak self, $R_{yük}$; üzerinde AC gerilim elde edilecek yük direnci, S1, S2; ideal olarak düşünülen, istenilen zaman aralıklarında açık veya kapalı durumlarda bulunacak anahtarlardır. İlerde açıklanacağı gibi, S1 ve S2, biri açıkken diğeri kapalı konumda işlev görmektedir.

Şekil 13'deki devrede anahtarlama ve zamana bağlı oluşan akım ve gerilim değişimleri şöyle açıklanabilir:

S1 ve S2 anahtarlarının konumuna göre iki durum karşımıza çıkmaktadır:

- 1 Durumu: S1 Kapalı, S2 Açık
- 2 Durumu: S1 Açık , S2 Kapalı

$t = 0$ anında S1 anahtarının kapatıldığı, S2 anahtarının açıldığı varsayılırsa, Şekil 13'deki devre Şekil 14'deki gibi olacaktır.



Şekil 13. DC'den AC Elde Etmede Özgün Düşüncenin Prensip Seması

Şekil 14 için devre denklemleri yazılırsa

$$E = L \frac{di(t)}{dt} + R_{y\ddot{u}k} i(t) \quad (1)$$

olur.

Her iki tarafın Laplace dönüşümünü alarak,

$$\frac{E}{s} = L \cdot s \cdot I(s) - Li(t_0) + R_{y\ddot{u}k} I(s) \quad (2)$$

bulunur. Bu denklemden akımın s domenindeki ifadesi,

$$I(s) = \frac{E}{R_{y\ddot{u}k}} \frac{1}{s} - \frac{E}{R_{y\ddot{u}k}} \frac{1}{s + \frac{R_{y\ddot{u}k}}{L}} + \frac{i(t_0)}{s + \frac{R_{y\ddot{u}k}}{L}} \quad (3)$$

ve ters Laplace dönüşümüyle akımın zamana bağlı değişimi kolayca hesaplanır,

$$i(t) = \frac{E}{R_{y\ddot{u}k}} u(t) + i(t_0) e^{-t/\tau} - \frac{E}{R_{y\ddot{u}k}} e^{-t/\tau} \quad (4)$$

Burada $\tau = L/R_{y\ddot{u}k}$ devrenin zaman sabiti adını alır. $R_{y\ddot{u}k}$ üzerindeki $v_0(t)$ çıkış gerilimi ise

$$v_0(t) = R_{y\ddot{u}k} \cdot i(t) \quad (5)$$

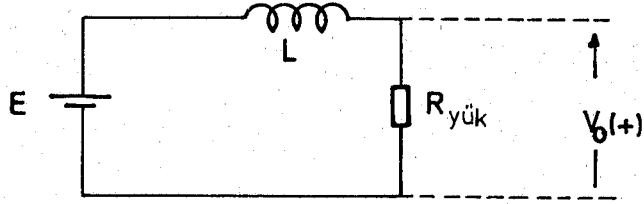
olacaktır. (4) kullanılarak,

$$v_0(t) = E \cdot u(t) - E \cdot e^{-t/\tau} + i(t_0) R_{y\ddot{u}k} e^{-t/\tau} \quad (6)$$

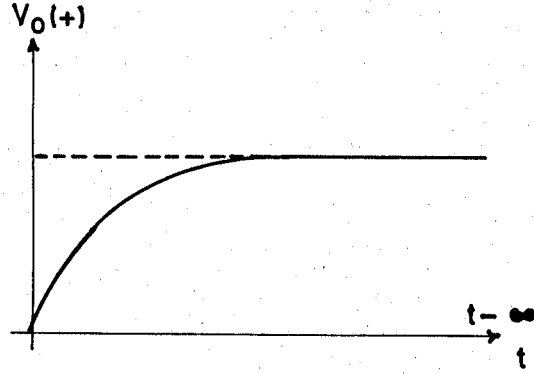
bulunur.

Başlangıç koşulu olarak $i(t_0) = 0$ alınırsa $t \geq 0$ için

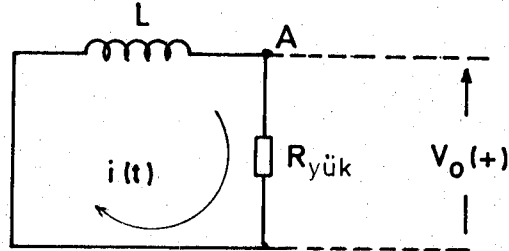
$$v_0(t) = E(1 - e^{-t/\tau}) \quad (7)$$



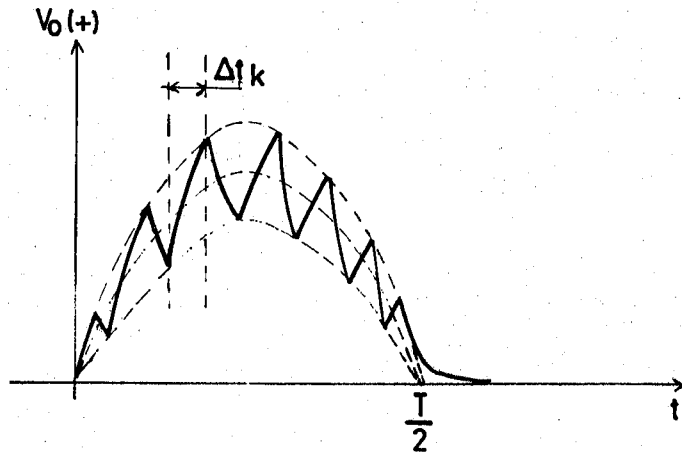
Sekil 14. 1 Durumunda Devre



Sekil 15. $t \rightarrow \infty$ İçin $v_o(t)$ 'nin Değişimi



Sekil 16. 2 Durumunda Devre



Sekil 17. $v_o(t)$ 'nin Pozitif Yarım Periyot İçin Kabaca Anahtarlama Bağılı Değişimi

elde edilir. $v_0(t)$ 'nin zamana göre deęişimi Şekil 15'te gösterilmiştir.

$t = t_1$ anında S1 anahtarı açılsın ve S2 anahtarı kapatılsın. Böylece 2 durumuna geçilmiş olur. Bu durumda Şekil 13'deki devrenin eşdeęeri Şekil 16'deki gibi olacaktır. Self üzerindeki $t = t_1$ anındaki $i(t_1)$ akımı $R_{yük}$ direnci üzerinden Şekil 16'deki devrede görüldüğü gibi devresini tamamlayacaktır (self üzerindeki $t = t_1$ anındaki enerji $R_{yük}$ üzerinde harcanacaktır).

2 durumu için $i(t)$ akımının deęişimi aşağıdaki denklemlerle verilmiştir.

Şekil 16'teki devre için, A düğümündeki Kirchhoff'un akımlar yasasına göre self üzerindeki $i_1(t)$ akımı, yük direnci üzerindeki akıma eşit olacaktır.

$$i_1(t) = i_r(t) = i(t) \quad (8)$$

$v_1(t)$ self üzerindeki gerilim düşümü olmak üzere Kirchhoff gerilimler yasası gereğince

$$v_1(t) + v_0(t) = 0 \quad (9)$$

dir. (9) eşitliği vardımıyla

$$L \frac{di(t)}{dt} + R_{yük} i(t) = 0 \quad (10)$$

elde edilir. Laplace dönüşümüyle

$$L \cdot s \cdot I(s) - L \cdot i(t_1) + R_{yük} \cdot I(s) = 0 \quad (11)$$

bulunur. Burada $i(t_1)$, akımın $t = t_1$ anında 2 durumuna geçerken aldığı deęerdir.

$$I(s) = \frac{L}{s + \frac{R}{L}} i(t_1) \quad (12)$$

dir. Ters Laplace dönüşümüyle de

$$i(t) = i(t_1) e^{-(t-t_1)/\tau} \quad (t > t_1 \text{ için}) \quad (13)$$

ve

$$v_0(t) = i(t_1) \cdot R_{\text{yük}} e^{-(t-t_1)/\tau} \quad (t > t_1 \text{ için}) \quad (14)$$

bulunur. τ daha önce verildiği gibi devrenin zaman sabiti olup L/R 'ye eşittir. $i(t_1)$ akımı (4) denkleminde elde edilecektir.

$t = t_2$ anında 1 durumuna $t = t_3$ anında 2 durumuna geçilerek, ardışıl olarak anahtarlama durumları tekrarlanır.

$t_2 \leq t \leq t_3$ için $v_0(t)$ şöyle yazılabilir:

$$v_0(t) = E(1 - e^{-(t-t_2)/\tau}) + R_{\text{yük}} i(t_2) e^{-(t-t_2)/\tau} \quad (15)$$

Burada $i(t_2)$, $t = t_2$ anında 1 durumuna geçilirken devreden geçen akım değeridir.

$t_3 \leq t \leq t_4$ aralığında ise

$$v_0(t) = i(t_3) R_{\text{yük}} e^{-(t-t_2)/\tau} \quad (16)$$

olur.

Genel olarak $v_0(t)$ çıkış gerilimi aşağıdaki denklemlerde verildiği gibi değişecektir.

1 Durumu için,

$$v_0(t) = E(1 - e^{-(t-t_k)/\tau}) + i(t_k)R_{yük} e^{-(t-t_k)/\tau} \quad (17)$$

$k = 0, 2, 4, \dots$

2 Durumu için,

$$v_0(t) = i(t_k)R_{yük} e^{-(t-t_k)/\tau} \quad (18)$$

$k = 1, 3, 5, \dots$

Her iki durum için de $t > t_k$ ve $i(t_k)$, $t = t_k$ anındaki geçiş durumundaki akım değeridir. Böylece S1 ve S2 anahtarları uygun zaman aralıklarında açılıp kapatılarak, $R_{yük}$ direnci üzerindeki $v_0(t)$ çıkış gerilimi, belirlenen bir $T/2$ saniye yarım periodu içinde bir sinüs işaretinin yarım periodunu, sınırları belirlenen bir sapma içinde takip etmesi sağlanır.

Batarya grubu ters kutuplanarak, $v_0(t)$ gerilimi sinüs işaretinin negatif yarım periodu olarak elde edilebilir. Pozitif ve negatif yarım periotları birbiri ardısıra üretilerek tam bir sinüs periodu elde etmek mümkündür.

Burada sorun, elde edilmek istenilen $v_{ideal}(t) = V_m \sin \omega t$ geriliminin herhangi bir t_k anında

$$\epsilon = \frac{v_0(t_k) - v_{ideal}(t_k)}{v_{ideal}(t_k)} \quad (19)$$

formülü ile verilen $\pm\epsilon$ sapma sınırları içinde kalacak şekilde S1 ve S2'nin anahtarlama zamanlarını saptamaktır. Başka bir deyişle,

$$V_m(1-\epsilon) \sin wt \leq v_0(t) \leq V_m(1+\epsilon) \sin wt \quad (20)$$

olacaktır.

$v_0(t)$ deęişimini kabaca Sekil 17'deki gibi göstermek mümkündür. Bu eğriyi elde edebilmek için S1 ve S2'nin anahtarlama zamanları Δt_k 'ler aşağıdaki gibi hesaplanır.

Herhangibir $t = t_k + \Delta t_{k+1}$ anında

$$v_{ideal}(t_k + \Delta t_{k+1}) = V_m \sin w(t_k + \Delta t_{k+1}) \quad (21)$$

dir.

Sözkonusu edilen 1 durumuna $v_0(t)$ 'nin genel denklemi (17), 2 durumu için de (18) denklemleri ile verilmişti. Δt_k zaman dilimlerini hesaplayabilmek için aşağıdaki nonlinear denklemleri çözmek gerekir.

1 Durumu için

$$(1+\epsilon) V_m \sin w(t_k + \Delta t_{k+1}) - v_0(t) = 0 \quad (22)$$

olması gerektiğinden

$$(1+\epsilon) V_m \sin w(t_k + \Delta t_{k+1}) - E (1 - e^{-\Delta t_{k+1}/\tau}) - i(t_k) R_{yük} e^{-\Delta t_{k+1}/\tau} = 0 \quad k=0,2,4,\dots \quad (23)$$

2 Durumu için de

$$(1+\epsilon) V_m \sin w(t_k + \Delta t_{k+1}) - v_0(t) = 0 \quad (24)$$

olması gerektiğinden

$$i(t_k) R_{yük} e^{-\Delta t_{k+1}/\tau} - (1-\epsilon) V_m \sin w(t_k + \Delta t_{k+1}) = 0 \quad k = 1,3,5,\dots \quad (25)$$

dir.

(23) ve (25) denklemlerinden Δt_k 'ler ardışıl olarak hesaplanır.

Yukarıdaki denklemleri çözen bir bilgisayar programı EK.1'de verilmiştir.

Anlatılan mantık çerçevesinde elde edilecek işaretin frekansı τ zaman sabitine bağlıdır. $t = 0$ anında $i(t_0) = 0$ alınırsa (6) denkleminin (7)'ye dönüşeceği gösterilmiştir. (7)'den hareketle t 'nin çok küçük (sıfıra çok yakın) değerleri için

$$v_0(t) = E (1 - e^{-t/\tau}) \cong E \left[1 - \left(1 - \frac{t}{\tau} \right) \right] \quad (26)$$

$$v_0(t) \cong E \frac{t}{\tau} \quad (27)$$

bulunur.

(20) eşitsizliğinden yararlanarak $v_0(t)$ 'nin, yaklaşması istenilen sinüs işaretinin genliğinin maksimum alabileceği değer için

$$V_m(1 + \epsilon) = E \quad (28)$$

$$V_m = E / (1 + \epsilon) \quad (29)$$

olarak bulunur.

$V_m \sin wt$ ifadesini t 'nin sıfıra yakın değerleri için

$$V_m \sin wt \cong V_m w t \quad (30)$$

şeklinde yazmak mümkündür.

t 'nin sıfıra yakın değerleri için, anahtarlama yardımıyla elde edilen çıkış geriliminin $t = t_1$ anında düşüş yapabilmesi için v_{ideal} geriliminin üzerinde olması gerekir. Bu şart altında t 'nin sıfıra yakın değerleri için

$$\frac{E \cdot t}{Z} > V_m \omega t \quad (31)$$

elmalıdır. Buradan da frekansın alabileceği enbüyük değer bulunabilir.

(31) yeniden düzenlenirse

$$\frac{E}{Z} > \frac{E}{1+\epsilon} \omega \quad (32)$$

ve

$$f < \frac{(1+\epsilon)}{2 \pi Z} \quad (33)$$

koşulu elde edilmiş olur. Belirli bir L ve R_{yük} değeri için istenilen ϵ sapması içerisinde elde edilebilecek maksimum frekanslı işaret, (33) ifadesi ile sınırlıdır.

4. GERÇEKLENEN DEVRE

4.1 Genel Yapı ve Çalışması

Bu tezde anahtarlama işlemi, işlemsel kuvvetlendiriciler (Opamp)'lar yardımıyla yapılmıştır.

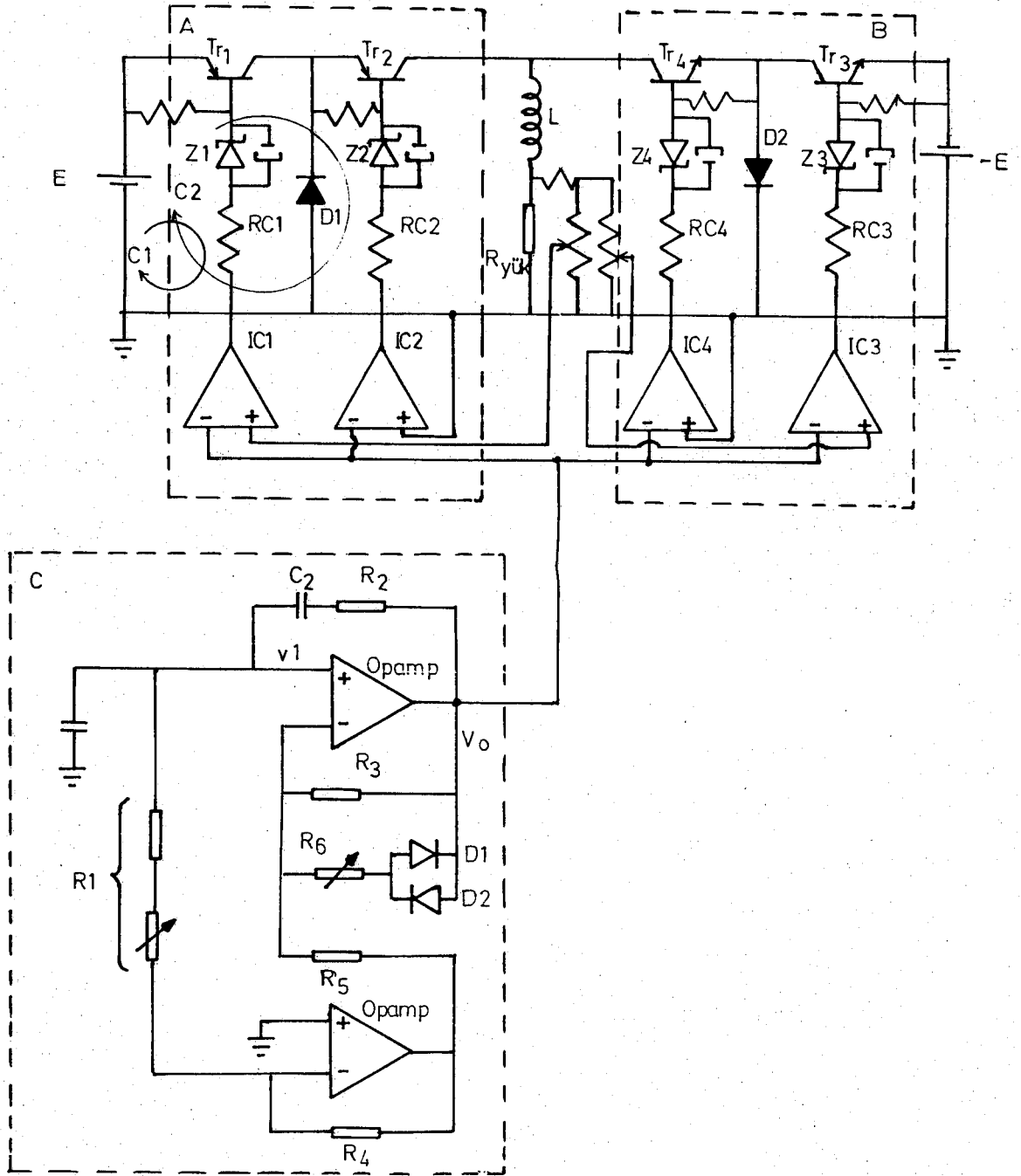
Şekil 18'de gerçekleştirilen devrenin açık şeması görülmektedir. Gerçekleşmiş olan bu devrede, istenilen sinüs işaretini elde etmek için, istenilen frekansta örnek bir sinüzoidal işaret kullanılmaktadır. Bu sinüzoidal işaret ise C bloğu ile gösterilen Wien Osilatör yardımıyla elde edilmektedir. R_1 potansiyometresi yardımıyla frekans, R_6 potansiyometresi yardımıyla da genlik ayarı yapılır. Şekil 18'den de görüldüğü gibi devre tamamıyla simetrik bir yapıya sahiptir. A bloğu yardımıyla arzulanan işaretin pozitif yarım periyodu elde edilirken B bloğu yardımıyla da negatif yarım periyodu elde edilir.

IC_1, IC_2, IC_3 ve IC_4 Opamp'larının besleme gerilimi ± 5 V'tur. IC_2 ve IC_4 'ün pozitif girişleri toprağa bağlı olup, negatif girişlerine ise referans sinüs işareti uygulanmaktadır. Bu nedenle sinüs işaretinin pozitif yarım periyodu için IC_2 ve IC_4 Opamp çıkışlarında -5 V, negatif yarım periyodu için de $+5$ V görülmektedir.

Tr_1 ve Tr_2 transistörleri IC_1 ve IC_2 Opamp'ları yardımıyla Şekil 17'deki işareti ve onun negatif yarım periyodunu üretmek üzere, kesimde ve iletimde olmak üzere sürekli konum değiştirmektedirler. Yük direnci üzerinden alınan örnek işaret o andaki örnek sinüs işaretinden büyükse IC_1 ve IC_3 Opamp çıkışları $+5$ V'a, küçük ise -5 V'a değişir. Şekil 18'den A bloğundaki C1 çevresinden çevre denklemleri yazılırsa,

$$E - V_{EB1} - V_{Z1} - V_{RC1} + 5 = 0 \quad (34)$$

elde edilir.



Sekil 18. Yüksek Verimli DC'den AC'ye Dönüştürücünün Tam Şekli

V_{EBi} ($i=1,2,3,4$), herbir transistörün emiter-base gerilimi,

V_{Zi} ($i=1,2,3,4$), herbir zener diyodu gerilimi,

V_{RCi} ($i=1,2,3,4$), RCi dirençleri üzerinde düşen gerilimdir.

Şekil 18'deki transistörler yapısal olarak silikon ve işlemsel olarak da darlington yapıya sahip olduklarından V_{EB1} gerilimi 1.2V olarak alınabilir. $V_{Z1} = 30.3V$ 'tur. Bu durumda $RC1$ direnci üzerinden, belirlenmiş çevre yönünde akım akacak ve Tr_1 transistörü iletime geçecektir. Opamp çıkışlarında +5V gözüktüğünde ise $RC1$ üzerinden belirlenen çevre yönünün tersinde akım akmak istiyecektir. Bu ise mümkün olmayacağından Tr_1 transistörü kesime girecektir. Devre tamamıyla simetrik olduğundan, benzer şeyleri Tr_3 transistörü için de söylemek mümkündür.

Tr_2 transistörü IC_2 Opampı yardımıyla sinüs işaretinin pozitif yarım periyodunda iletimde olacak şekilde sürülürken Tr_4 transistörü IC_4 Opampı yardımıyla negatif yarım periyotta iletimde olacak şekilde sürülmektedir. Örnek sinüs işaretinin pozitif yarım periyodu için, IC_2 ve IC_4 Opampları çıkışları -5V'a, negatif yarım periyot için de +5V'a değişecektir. Tr_1 transistörünün iletimde olduğu düşünüldüğünde Opamp çıkışları -5V'ta iken $C2$ çevresinden çevre denklemleri yazılırsa

$$E - V_{EB2} - V_{Z2} - V_{RC2} + 5 = 0 \quad (35)$$

olur. $V_{EB2} = 1.2V$ olarak alınır, $V_{Z2} = 30.3V$ olduğundan, $RC2$ direnci üzerinden $C2$ çevresi yönünde akım akacak ve Tr_2 transistörü iletime geçecektir. Tr_2 transistörünün iletimde olması, yarı periyot boyunca sürecektir. Takip eden yarı periyota geçildiğinde IC_2 ve IC_4 Opamp çıkışları +5V'a değişir. Bu durumda $C2$ çevresindeki akım, çevre

yönüne ters akmak isteyecektir. Bu ise mümkün olmayacağından transistör kesime geçecektir. Benzer çalışma, simetrik B bloğundaki Tr_4 transistörü için de söylenebilir. Yani sinüs işaretinin pozitif yarı periyodunda Tr_2 transistörü iletimde Tr_4 kesimde, negatif yarı periyot için de Tr_2 kesimde Tr_4 iletimde olacaktır.

Pozitif yarı periyot için Tr_2 iletimde olduğundan D1 diyodu Şekil 13'deki S2 anahtarına karşılık düşmektedir. Tr_1 iletimde olduğunda D1 ters kutuplandığından açık devre, Tr_1 kesimde olduğunda ise selfteki akım yük direnci ve bu D1 diyodu üzerinden devresini tamamlayacağından kapalı devre relü nü oynayacaktır. Benzer durum D2 diyodu için de söz konusudur.

Kullanılan Opamplar LM 301 olarak seçilmiştir. Bunun sebebi slew-rate'lerinin 10V/µs gibi yüksek değerde, ayrıca giriş-offset gerilimlerinin 2mV gibi düşük değerde olmasıdır.

2. bölümde bahsedilen çözülmesi gerekli nonlinear denklemler, bu devrede Opamplar tarafından çözülmektedir. Hesaplanması gereken Δt_k süreleri tam olarak kullanılan Opampların kabiliyetine bağlıdır. IC_1 ve IC_3 'ün çıkışlarının birbirini ardısıra gerilim seviyelerinin değişmesi, Δt_k süresinin bittiği ve yeni bir Δt_{k+1} süresine girildiği anlamındadır. Burada yukarıda anlatıldığı gibi yük direnci üzerinden alınan örnek işaretlerle örnek sinüs işareti karşılaştırılarak oluşturulmaktadır. Yine Bölüm 2 sonunda bahsedilen ve yarı periyot sonunda çıkış gerilimini sıfır yapma problemi de IC_2 ve IC_4 opampları yardımıyla çözülmektedir. Her yarı periyot sonunda bu Opamp çıkışları konum değiştirdiğinde yük direncine ters yönde gerilim uygulanarak çıkış gerilimi sıfır yapıp diğer yarı periyota geçilir.

Tr_1 ve Tr_2 transistörleri BDX 340 ve Tr_3 ve Tr_4 transistörleri ise BDX 330'lerdir. Bu transistörler birbirlerinin tamamlayıcılarıdır. Darlington yapıya sahiptirler ve alçak frekans anahtarlama işlevinde kullanılabilirler [6]. Darling-

ten yapıya sahip olmaları Opampların fazla yüklenmeden doyuma sokulabilmeleri yönünden önemlidir.

D1 ve D2 diyotları BY 127'lerdir [6]. Bu devrede gücü daha düşük başka diyotlar kullanmak da mümkündür. Ancak daha yüksek güçler elde edilmek istendiğinde güç diyotları kullanmak bir zorunluluk olacaktır.

Osilatörün genliği yükseltilerek $v_o(t)$ gerilimi, Şekil 19 da kabaca gösterildiği gibi doyuma sokulduğunda maksimum 30V elde edilmektedir. DC kaynak gerilimi 34V olduğundan, yüke seri gelen iki transistör üzerinde 4V düşmektedir. Çıkış geriliminin doyuma girdiği bu durumda devreden geçen akım 638.3mA ($30\text{V}/47 = 638.3\text{mA}$) olacaktır. Ohalde iki transistörün iletimde iken devreye seri olarak giren toplam dirençleri 6.27Ω olarak alınabilir. Böylece kaynağın devreye güç verdiği esnada (ileride detaylıca anlatılacak) devrenin zaman sabiti için $\tau = 4.8/53.26 = 0.09 \text{ ms}$ almak gerekir.

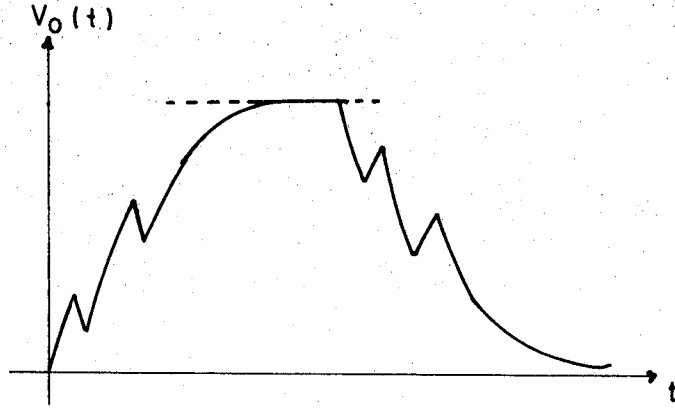
Δt_k sürelerinin tamamıyla Opampların kabiliyetine bağlı olduğu yukarıda bahsedilmisti. Dolayısıyla ϵ sapması üzerinde Opamplar tam etkilidir. Bu devrede LM 301 Opampları kullanıldığında gözlem neticesi olarak ϵ , yaklaşık olarak %22 bulunmuştur. Bunlardan hareketle devrenin çalışabileceği frekans sınırı için (33) yardımıyla

$$f < 2157.4 \text{ Hz} \quad (36)$$

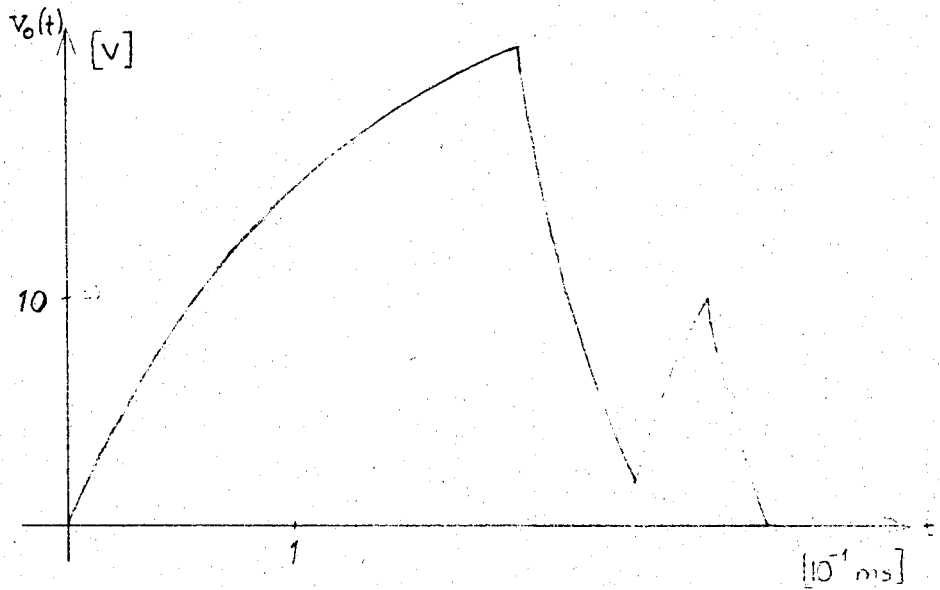
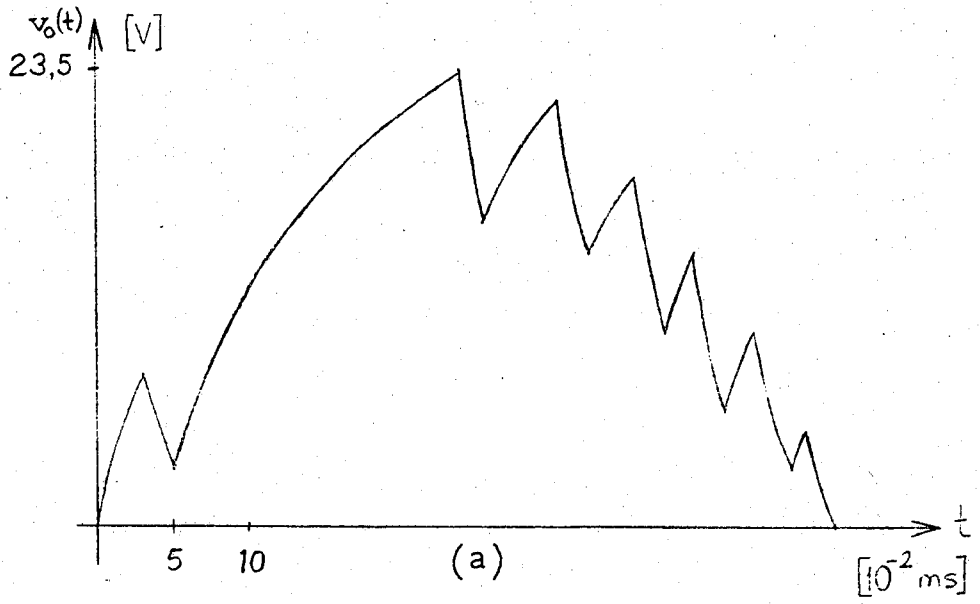
olması şartı elde edilir. Nitekim bu durumu gösterebilmek için osilatör frekansını ayarlayarak 1020 ve 1600 Hz için $v_o(t)$ dalga şekilleri sadece yarım periyot olarak Şekil 20'de verilmiştir. Bu şekiller hafızalı osilaskop yardımıyla tespit edilmiş ve milimetrik kağıt üzerine çizilmiştir.

4.2 Verim Hesabı

Şekil 13'deki devrede S1 anahtarı, 3. bölümde hesaplanıl-



Sekil 19. Doyuma Sokulmuş Çıkış Gerilimi



(b)

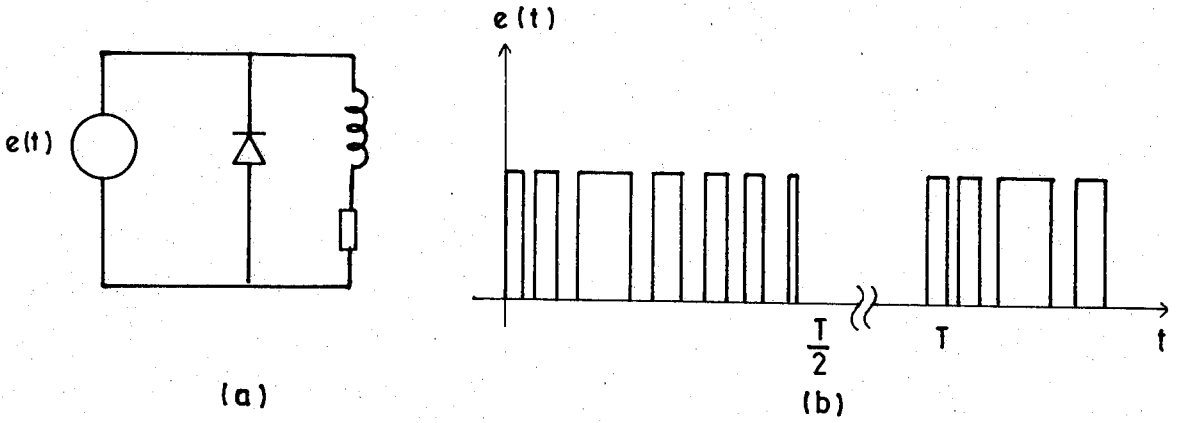
Sekil 20 .(a) 1020 Hz İçin Çıkış Dalga Sekli

(b) 1600 Hz İçin Çıkış Dalga Sekli

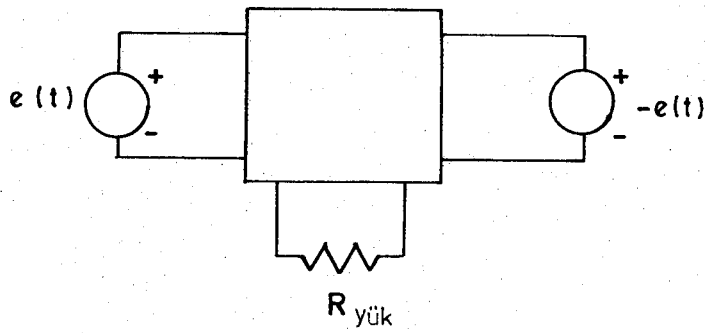
ması istenen nonlineer denklemler yardımıyla bulunacak belirli Δt_k sürelerinde kapalı, diğerlerinde açık olacak şekilde işlev görmektedir. Yani, E kaynağı sadece S1 anahtarı kapalı olduğunda devreye gerilim uygulayacak, S1 açıkken ve negatif yarım periyotta ise devreye gerilim veremeyecektir. E kaynağı S1 anahtarı ile birlikte düşünüldüğünde, Şekil 13'deki devre Şekil 21.a'daki gibi gösterilebilir. $e(t)$ kaynağı, E kaynağı ile S1'in birlikte oluşturduğu bir kaynakmış gibi düşünülür.

Şekil 21.b, a'da gösterilin $e(t)$ 'nin devreye uyguladığı gerilim şeklidir. Darbe süreleri S1 anahtarının kapalı olduğu durumlara karşılık gelmektedir. $T/2$ 'den T 'ye kadar olan sürede $e(t)$ devreye gerilim vermez. $e(t)$, T periyotlu periyodik bir dalga şekline sahiptir.

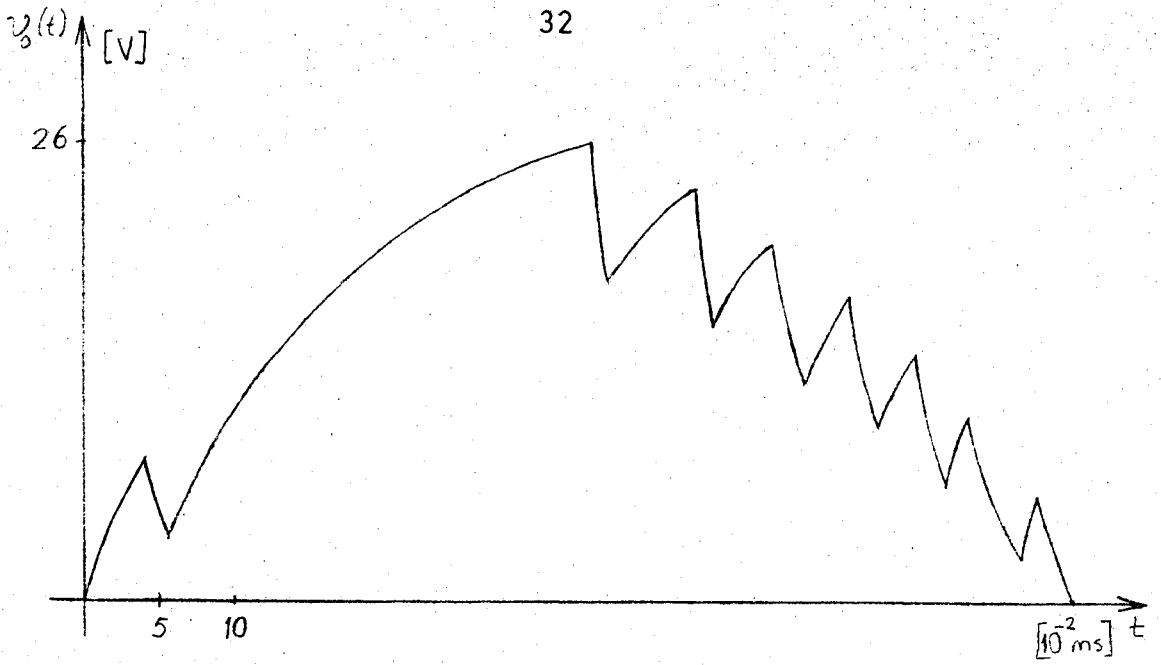
Bu fikir ışığında Şekil 18'deki devreyi, E batarya grubunu değişik zaman aralıklarında devreye güç veren bir kaynak olarak düşünüp Şekil 22'deki gibi blok olarak gösterebiliriz. Bu bölümde yapılan verim hesabı da bu temel üzerine yapılmıştır. Özgün düşünceyi ayrıntılı bir biçimde ortaya koyması açısından 757 Hz ve sadece pozitif yarım periyot için çıkış dalga şekli Şekil 23'de verilmiştir. Daha önceki bölümlerde bahsedildiği gibi, gerilim artışlarının olduğu bölgeler Tr_1 transistörünün iletimde, azalmaların olduğu bölümlerse kesimde olduğu zamanlara karşılık gelmektedir. Burada Tr_1 transistörü Şekil 13'deki S1 anahtarının yerini tutmaktadır. Şekil 18'deki E kaynağını, Tr_1 transistörünün yaptığı fonksiyonla birlikte düşündüğümüzde, Şekil 23'deki çıkış gerilimini üreten $e(t)$ kaynağının Şekil 24.a'daki fonksiyona sahip olduğu söylenebilir. E kaynağından çekilen gücü hesaplayabilmek için $e(t)$ 'den çekilen akımı da bulmak gereklidir. Şekil 13'den hareketle, S1 kapalı S2 açık iken, yük direnci üzerindeki, yani kaynaktan çekilen akımın zamana göre değişimi, (4) denklemi ile verilmiştir. S1 açıkken kaynaktan akım çekilmemektedir. Yani, $e(t)$



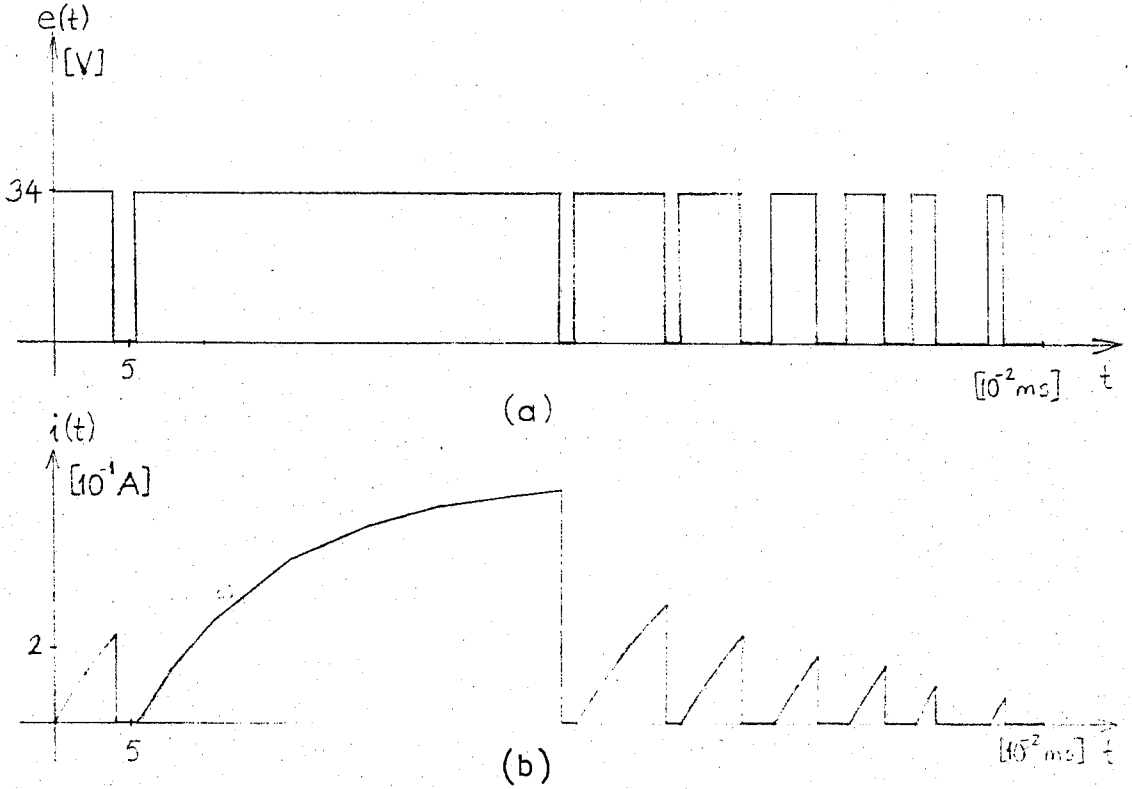
Şekil 21. (a) E ve S1 Birlikte Düşünüldüğünde Özgün Devre
 (b) a'olaki $e(t)$ Kaynağının Kabaca Fonksiyonu



Şekil 22. E ve Tr_1 ile $-E$ ve Tr_3 Birlikte Düşünüldüğünde
 Şekil 7'nin Blok Olarak Gösterimi



Sekil 23. 757 Hz İçin Çıkış Dalga Sekli



Sekil 24. (a) 757 HZ İçin $e(t)$ Kaynağının fonksiyonu
 (b) $e(t)$ Kaynağından Çekilen akımın Değişimi

tarafından her bir T periyodunda devreye uygulanan darbe gerilimler esnasında kaynaktan çekilen akım

$$i(t) = \frac{E}{R_L} (1 - e^{-t/\tau}) \quad (37)$$

olacaktır. R_L , $R_{yük}$ direnci ile devreye seri olan anahtarlama transistörlerinin doyumda iken gösterdikleri dirençleri toplamıdır. 757 Hz için kaynaktan çekilen akımın değişimi Şekil 24.b'de verilmiştir.

$e(t)$ kaynağı ve bundan çekilen akım bilindiğine göre, kaynaktan çekilen güç

$$P = \frac{1}{T} \int_0^T v(t) \cdot i(t) dt \quad (38)$$

genel ifadesiyle hesaplanabilir.

Şekil 24 yardımıyla (38) ifadesi genel olarak

$$P = \frac{1}{T} \sum_k \int_0^{\Delta t_k} e(t) \cdot i(t) dt \quad k=1,3,5,\dots \quad (39)$$

yazılabilir. Buradan

$$P = \frac{1}{T} \sum_k \int_0^{\Delta t_k} E \cdot \frac{E}{R_L} (1 - e^{-t/\tau}) dt \quad k=1,3,5,\dots \quad (40)$$

ve

$$P = \frac{E^2}{TR_L} \sum_k \left[t + \tau e^{-t/\tau} \right]_0^{\Delta t_k} \quad k=1,3,5,\dots \quad (41)$$

elde edilir. Sonuç olarak,

$$P = \frac{E^2}{TR_L} \sum_k \left[t_k + \tau (e^{-\Delta t_k/\tau} - 1) \right] \quad k=1,3,5,\dots \quad (42)$$

bulunur.

$$T = 2 \sum_i \Delta t_i \quad i=0,1,2,3,\dots \text{ olacaktır.}$$

$$R_L = 47 \Omega + 6.27 \Omega = 53.27 \Omega, \quad L = 0.0048 \text{ H}, \quad E = 34 \text{ V'tur.}$$

757 Hz için Şekil 23'den istifade ederek Δt_i 'ler

Tablo 1'de verilmiştir.

Tablo 1 : Yaklaşık 757 Hz için Δt_i süreleri ve çıkış geriliminin aldığı değerler

i	Δt_i (ms)	v_o (V)
1	0.04	8
2	0.015	3.5
3	0.28	26
4	0.01	18
5	0.06	23.5
6	0.01	15.5
7	0.04	20.5
8	0.02	12.5
9	0.03	17.5
10	0.02	10
11	0.025	14
12	0.02	6.5
13	0.015	10.5
14	0.035	2.5
15	0.01	6
16	0.025	0

Tablo 1 gözönünde bulundurularak

$T = 2 \sum_{i=1}^{16} \Delta t_i = 1.32 \text{ ms}$ bulunur. (42) yardımıyla P hesaplanırsa

$$P = 3.86 \text{ W} \quad (43)$$

bulunur.

Sekil 18'deki devrede de görüldüğü gibi 2-E V'luk batarya gurubu iki eşit batarya gurubuna ayrılmıştır. A bloğuna E kaynağı güç verirken E bloğunada -E kaynağı güç vermektedir. (43) ile bulunmuş güç sadece $e(t)$ 'den yani E kaynağından çekilen güçtür. Devre simetrik olduğundan -E kaynağından çekilen güç-

le beraber, tüm batarya gurubundan çekilen toplam güç P_{kaynak}

$$P_{\text{kaynak}} = 2 \cdot P \quad (44)$$

olacağından,

$$P_{\text{kaynak}} = 7.73 \text{ W} \quad (45)$$

bulunur.

Şekil 23 ve Tablo 1'den istifade ederek yük direnci üzerinde harcanan gücün hesabı için aşağıdaki yol takip edilebilir. $P_{\text{yük}}$ yük direnci üzerinde harcanan güç olmak üzere,

$$P_{\text{yük}} = \frac{2}{T} \int_0^{\frac{T}{2}} \frac{v_o^2(t)}{R_{\text{yük}}} dt \quad (46)$$

$$P_{\text{yük}} = \frac{2}{T \cdot R_{\text{yük}}} \sum_k \frac{v_o^2(t_k) + v_o^2(t_{k-1})}{2} (t_k - t_{k-1}) \quad (47)$$

olacaktır. 757 Hz için gerçek değerler yerine konularak (47) hesaplanırsa

$$P_{\text{yük}} = \frac{346.71625}{T \cdot R_{\text{yük}}} \quad (48)$$

$$P_{\text{yük}} = 5.59 \text{ W} \quad (49)$$

olur.

$$\eta = \text{VERİM} = \frac{\text{YÜKTE HARCANAN GÜÇ}}{\text{KAYNAKTAN ÇEKİLEN GÜÇ}} \quad (50)$$

olacağından

$$\eta = \text{VERİM} = \% 72 \quad (51)$$

bulunur.

Yaklaşık 1020 Hz için yapılan verim hesabında, sadece osiloskoptan okunan Δt_i süreleri Tablo 2 ile verilip, hemen

güç hesabına geçilerek verim hesaplanacaktır.

Tablo 2 : Yaklaşık 1020 Hz için elde edilen Δt_i 'ler ve çıkış geriliminin aldığı değerler

i	Δt_i (ms)	v_o (V)
1	0.03	8
2	0.02	3
3	0.19	23.5
4	0.015	16
5	0.05	22
6	0.02	14
7	0.03	18
8	0.02	10
9	0.02	14
10	0.02	6
11	0.02	10
12	0.025	3
13	0.01	5
14	0.02	0

$$T = 2 \cdot \sum_{i=1}^{14} \Delta t_i = 0.98 \text{ ms}$$

$$P = 3.203 \text{ w}$$

ve

$$P_{\text{kaynak}} = 6.406 \text{ w}$$

$$P_{\text{yük}} = 4.61 \text{ w}$$

bulunur. Bu durumda verim,

$$\eta = \% 72$$

olarak elde edilir.

1370 Hz. için elde edilen sonuçlar Tablo 3'de verilmiş olup güç hesabı aşağıda yapılmıştır.

Tablo 3 : 1370 Hz için elde edilen Δt_i 'ler ve çıkış gerilimleri

i	Δt_i (ms)	v_o (V)
1	0.165	22.5
2	0.015	14
3	0.04	20
4	0.015	12.5
5	0.03	16
6	0.02	8
7	0.015	12
8	0.035	3
9	0.01	6
10	0.2	0

$$T = 2 \cdot \sum_{i=1}^{10} \Delta t_i = 0.73 \text{ ms}$$

$$P = 3.09 \text{ W}$$

$$P_{\text{kaynak}} = 6.17 \text{ W}$$

$$P_{\text{yük}} = 4.5 \text{ W}$$

Bu durumda verim

$$\eta = \% 72,8$$

olarak elde edilir.

4.3 Değişik Değerler İçin Bilgisayar Çıktıları

(Herbir sonuç çıktınının başlangıcında, kullanılan eleman değerleri ve çalışmak istenilen sınırlar basılmıştır.)

```

RLDAD= 47.0000          INDUCTOR=.48000E-02          EC=.. 34.00
EPSLN=.220E+00         FREQ....=0.7000E+03          ESIN= 20.50
DELTA0=.250E-04       STEP=.100E-04          ERROR=.100E-03      NMAX= 10000

  I  DELTAT      TIME          VOUT          VIDEAL          IOUT          HATA          SAPMA
*****
* 1 0.250E-04 0.250E-04 * 7.383      2.250      0.157      -.464E+01      0.228E+01
* 2 0.442E-04 0.692E-04 * 4.790      6.141      0.102      -.192E-04      -.220E+00
* 3 0.169E-04 0.861E-04 * 9.243      7.576      0.197      0.667E-04      0.220E+00
* 4 0.230E-04 0.109E-03 * 7.379      9.460      0.157      -.942E-04      -.220E+00
* 5 0.320E-04 0.141E-03 * 14.540     11.918     0.309      -.215E-04      0.220E+00
* 6 0.294E-04 0.171E-03 * 10.899     13.972     0.232      0.214E-04      -.220E+00
* 7 0.610E-04 0.232E-03 * 21.288     17.449     0.453      0.370E-05      0.220E+00
* 8 0.372E-04 0.269E-03 * 14.795     18.968     0.315      -.232E-05      -.220E+00
* 9 0.772E-04 0.346E-03 * 24.979     20.475     0.531      -.631E-04      0.220E+00
*10 0.468E-04 0.393E-03 * 15.795     20.250     0.336      0.397E-04      -.220E+00
*11 0.528E-04 0.445E-03 * 23.146     18.972     0.492      0.713E-04      0.220E+00
*12 0.619E-04 0.507E-03 * 12.624     16.185     0.269      0.252E-07      -.220E+00
*13 0.278E-04 0.535E-03 * 17.723     14.527     0.377      0.431E-04      0.220E+00

```

```

***VOUT,VIDEAL DEN KUCUK OLMADAN ZAMAN,YARI PERIODU ASTI
*14 0.169E-03 0.705E-03 * 3.374      0.871      0.072      0.116E+02      0.287E+01
*15 0.966E-05 0.714E-03 * -0.000     0.000     -0.000     0.116E+02      -.125E+01
*****

```

YUKTE HARCANAN GUC = 5.1651 WATT

PHASE(DERECE)	VIDEAL(VOLT)	VOUT(VOLT)
6.300	2.2496	7.3825
17.432	6.1413	4.7902
21.688	7.5759	9.2425
27.483	9.4605	7.3791
35.548	11.9183	14.5403
42.967	13.9724	10.8985
58.341	17.4494	21.2883
67.706	18.9677	14.7948
87.154	20.4747	24.9792
98.950	20.2504	15.7954
112.259	18.9723	23.1462
127.841	16.1848	12.6241
134.875	14.5273	17.7233
177.565	0.8710	3.3741
180.000	0.0000	-0.0000

RLOAD= 47.0000 INDUCTOR=.48000E-02 EC=. 34.00
 EPSLN=.220E+00 FREQ...=0.1000E+04 ESIN= 21.00
 DELTA0=.300E-04 STEP=.100E-04 ERROR=.100E-03 NMAX= 10000

I	DELTAT	TIME	VOUT	VIDEAL	IOUT	HATA	SAPMA
* 1	0.300E-04	0.300E-04	* 8.654	3.935	0.184	-.385E+01	0.120E+01
* 2	0.327E-04	0.627E-04	* 6.285	8.057	0.134	-.854E-04	-.220E+00
* 3	0.424E-04	0.105E-03	* 15.738	12.900	0.335	-.601E-04	0.220E+00
* 4	0.249E-04	0.132E-03	* 12.093	15.504	0.257	0.338E-04	-.220E+00
* 5	0.950E-04	0.227E-03	* 25.357	20.784	0.540	-.137E-04	0.220E+00
* 6	0.457E-04	0.273E-03	* 16.212	20.784	0.345	-.215E-04	-.220E+00
* 7	0.494E-04	0.322E-03	* 23.029	18.876	0.490	-.619E-04	0.220E+00

***VOUT,VIDEAL DEN KUCUK OLMADAN ZAMAN,YARI PERIYODU ASTI

* 8	0.165E-03	0.487E-03	* 4.582	1.702	0.097	0.149E+02	0.169E+01
* 9	0.129E-04	0.500E-03	* 0.000	0.000	0.000	0.149E+02	-.960E+00

YUKTE HARCANAN GUC = 5.8612 WATT

PHASE(DERECE)	VIDEAL(VOLT)	VOUT(VOLT)
10.800	3.9350	8.6543
22.562	8.0575	6.2847
37.899	12.8998	15.7378
47.585	15.5038	12.0930
81.778	20.7841	25.3567
98.224	20.7840	16.2115
115.992	18.8760	23.0288
175.351	1.7019	4.5824
180.000	0.0000	0.0000

RLOAD= 47.0000 INDUCTOR=.48000E-02 EC=. 34.00
 EPSLN=.220E+00 FREQ....=0.1500E+04 ESIN= 22.00
 DELTA0=.200E-04 STEP=.500E-04 ERROR=.100E-04 NMAX= 10000

I	DELTAT	TIME	VOUT	VIDEAL	IOUT	HATA	SAPMA

* 1	0.200E-04	0.200E-04	* 6.047	4.122	0.129	-.102E+01	0.467E+00
* 2	0.134E-04	0.334E-04	* 5.306	6.802	0.113	-.165E-05	-.220E+00
* 3	0.141E-03	0.174E-03	* 26.773	21.945	0.570	-.590E-05	0.220E+00
***VOUT,VIDEAL DEN KUCUK OLMADAN ZAMAN,YARI PERIYODU ASTI							
* 4	0.141E-03	0.315E-03	* 6.754	3.817	0.144	0.181E+02	0.769E+00
* 5	0.185E-04	0.333E-03	* -0.000	0.000	-0.000	0.181E+02	-.141E+01

YUKTE HARCANAN GUC = 6.8482 WATT

PHASE(DERECE)	VIDEAL(VOLT)	VOUT(VOLT)
10.800	4.1224	6.0469
18.011	6.8023	5.3058
94.053	21.9450	26.7729
170.007	3.8175	6.7540
180.000	0.0000	-0.0000

5. SONUÇ

Yapılan hesaplarda da görüldüğü gibi, verimi %70'in üzerinde yeni bir dönüştürücü tasarlanmış ve gerçekleştirilmiştir.

Sekil 18'ye dikkat edilirse gerçekleştirilen DC'den AC'ye dönüştürücü devresinin karmaşıklığından uzak, oldukça basit bir yapıya sahip olduğu görülmektedir. Bu suretle imalat açısından da büyük kolaylıklar sağlar. Devrede transformatör kullanılmadığından devre boyutları küçülmektedir. Ayrıca transistörleri sürmek üzere gerçekleştirilen devre çok basittir. Yük direnci üzerinden alınan örnek işaret ve bir osilatör yardımıyla üretilen örnek sinüs işaretini karşılaştıran Opamplar yardımıyla, karmaşıklığından kurtularak basit bir yapıyla transistörleri sürmek mümkün olmuştur. Bütün bunların yanısıra verimin de yeterince yüksek tutulması başarılmıştır.

Ancak, devrede iki ayrı DC kaynak veya mevcut kaynağı simetrik iki şekilde kullanmak zorunluluğu vardır. Değişik gerilim değerleri için transistörleri anahtar olarak kullanılacak şekilde sürmek üzere uygun zener değerleri seçmek ve kullanmak gerekecektir.

6. ÖNERİLER

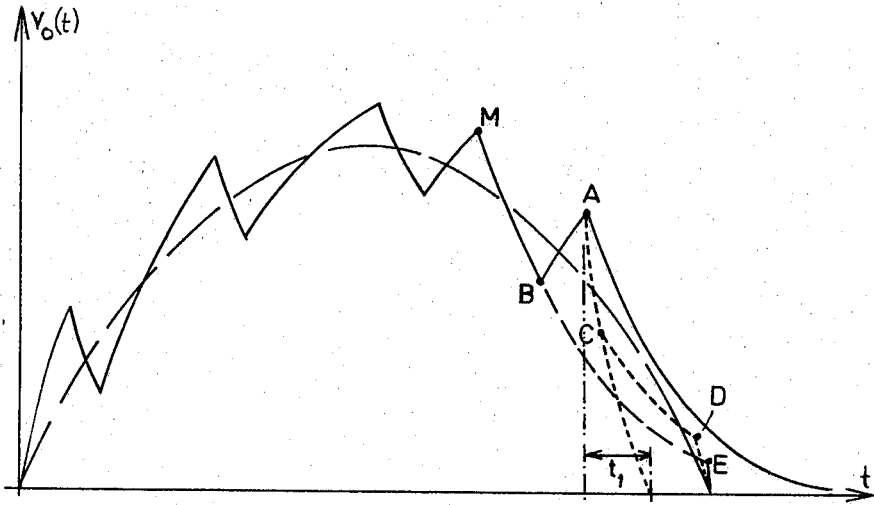
Mümkün laboratuvar imkanlarımız çerçevesinde gerçekleştirilen bu devrede, verimin % 70 civarında olduğu hesaplanmıştır. Bu, kaynaktan çekilen gücün % 30'a yakın kısmının transistörler üzerinde harcandığını göstermektedir. Anahtarlama özellikleri çok daha iyi olan (BDX 33C-34C'lere nazaran) transistörler ve LM 301'lere nazaran çok daha iyi özelliklere sahip (slew-rate, giriş-offset gerilimi v.s. bakımından) Opampolar kullanılarak devrenin verimi artırılabilir. Bu suretle aynı zamanda daha önce bahsedilen E sapması da azaltılmış olup arzu edilen sinüse çok daha yakın işaretler elde etmek mümkün olacaktır.

Daha önce 3'üncü bölümde bahsedilmiş olan Δt_i zaman dilimleri hesaplanarak, anahtarlama transistörlerini sürmek üzere ardışıl olarak Δt_i zaman genişliklerinde darbe treni oluşturmak için mikroişlemcilerden yararlanılabilir. Böylece mikroişlemciler yardımıyla da arzu edilen sonuç işareti yük direnci üzerinde elde etmek mümkün olacaktır. EK.1'de, IBM 4341 bilgisayarında Δt_i sürelerini hesaplayan, geliştirmiş olduğumuz FORTRAN IV dilindeki program verilmektedir. Bir yarım periyottan diğerine geçiş anını hesaplamada kullanılan mantığı izah etmek açısından aşağıdaki açıklama yapılmıştır.

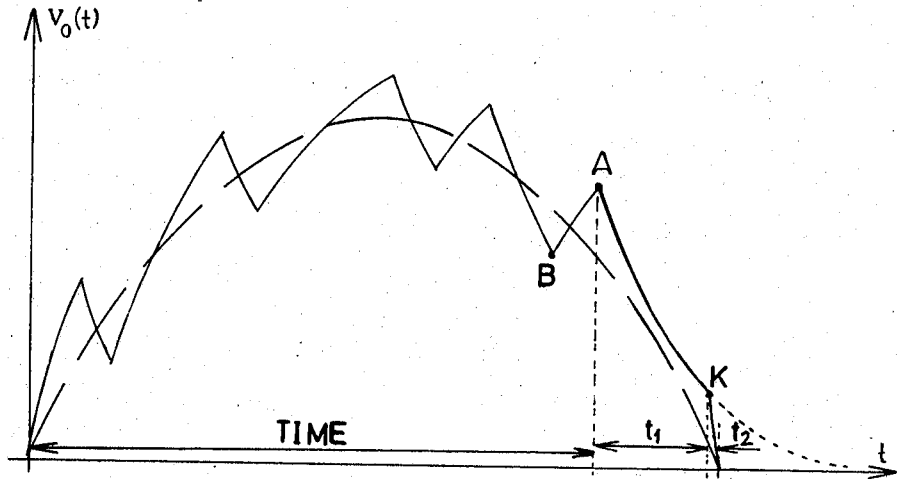
Sekil 17'de görüldüğü gibi yarım periyotun sonunda çıkış işareti ideal sinüsü kesmeden ve sifıra da ulaşmadan zaman ek senine asimtotik olarak uzaklaşmaktadır. İşte bu noktada, negatif yarım periyoda geçmek üzere hangi anda ters geriliminin uygulanması gerektiği problemi ortaya çıkar. Bu durum kabaca çizilmiş Şekil 25 üzerinde tartışılarak şu yaklaşımlar getirilebilir.

1. Yaklaşım:

A noktasında ters gerilim uygulanır ve böylece negatif



Sekil 25. Sıfırlama Probleminde 1. ve 2. Yaklaşım



Sekil 26. Sıfırlama Probleminde 3. Yaklaşım

yarım periyoda geçilebilir. Veya C gibi bir noktada gerilim tekrar kesilir ve D noktasında tekrar uygulanabilir.

2. Yaklaşım:

A noktasına ilerlenmez. B noktasında S1 anahtarını hala kapalı tutar ve selfteki enerjinin yük direnci üzerinden boşalması devam ettirilir. E noktasına gelindiğinde ters gerilim uygulanır.

3. Yaklaşım:

Bu yaklaşım EK.1'de verilen programda kullanılan yöntemdir. A noktasından itibaren bir süre S1 açık tutulur ve kabaca çizilmiş Sekil 26'dan gözleneceği üzere K gibi bir noktadan itibaren ters gerilimi uygulayarak negatif yarım periyoda geçilebilir. Burada hesaplanması gerekli süre ise t_1 ve t_2 süreleridir.

K noktasındaki gerilim

$$v_{OK} = v_{OA} e^{-t_1/\tau} \quad (45)$$

dir. v_{OA} , A noktasında çıkış geriliminin aldığı değerdir.

$$TIME + t_1 + t_2 = PERIOD \quad (46)$$

PERIOD, programda T periyodunun yarısı, yani yarım periyot için tanımlanmıştır. $TIME + t_1$ süresi sonunda gerilim değişimi

$$v_0(t) = -E - E e^{-t/\tau} - i(TIME+t_1) R_{yük} e^{-t/\tau} \quad (47)$$

olacaktır. t_2 süresi sonunda

$$v_0(t_2) = E - E e^{-t_2/\tau} - i(TIME+t_1) R_{yük} e^{-t_2/\tau} = 0 \quad (48)$$

olması isteneceğinden ve

$$i(\text{TIME}+t_1) R_{\text{yük}} = v_0 (\text{TIME}+t_1) = v_{OK} \quad (49)$$

olacağından

$$t_2 = -\tau \ln \frac{E}{E + v_{OK}} \quad (50)$$

olur. Sonuçta t_1 için

$$t_1 = \text{PERIOD} - \text{TIME} - t_2 \quad (51)$$

bulunur.

KAYNAKLAR

- [1] LANDER Cyril W. "Power Electronics", Mc Graw Hill, 1981
pp 177-183
- [2] ARIKAN Cemil "Güç Elektroniği Semineri Notları",
ODTÜ, 1984
- [3] FANG Z.D., CHEN D.Y., LEE F.C., "Desining a High Frequency
Snubberless FET Power Inverter", Proceedings and Powercon
Proceedings of Powercon 11 D1-4 pp 1
- [4] PATEL H.S., HOFT R.G., "Generalized Techniques of Harmonic
Elimination and Voltage Control in Thyristor Inverters:
Part II - Voltage Control Techniques",
IEE Trans. on In. Appl. Vol IA 10, No 5, pp 666-673
- [5] SARIBATIR B. "Kesintisiz Güç Kaynağı Uygulamaları İçin
Yüksek Başarımlı Bir PWM Dönüştürücü Tipi",
Elektrik Mühendisliği Ulusal Kongresi, Bildiriler,
Adana 27 - 30 Eylül 1985 Sayfa 646-651
- [6] "European Home Electronics Data Book",
Motorola Semiconductors, 1981-1982
- [7] "Linear Data Book", National Semiconductors Corporation,
USA, 1982

EK.1

Anahtarlama Zamanlarını Hesaplayan Fortran IV Dilindeki
Bilgisayar Programı

```

CCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCC
CCCCCCCCCCCCCCCCCCCC DC TO AC CONVERTER CCCCCCCCCCCCCCCCCCCCCCCCCC
CCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCC
C
CCC          GIRDILER
C
C          RLOAD :YUK DIRENCI
C          INDUCT: UZERINDE ENERJI BIRIKTIRME OZELLIGINDEN FAYDALAN-
C          NILAN SELF DEGERI
C          EC....: KENDISINDEN AC ELDE EDILECEK BATARYA GERILIMI
C          EPSLN : KENDISINE YAKLASILMAK ISTENILEN ANA SINUS ISARE-
C          TINDEN SAPMA
C          FREQ..: ELDE EDILECEK AC GERILIMIN FREKANSI
C          ESIN..: ELDE EDILMEK ISTENEN AC GERILIMIN TEPE DEGERI
C          DELTA0: ILK ANAHTARLAMA ZAMANI(ANAHTAR KAPALI)
C          STEP..: ANA SINUS ISARETINE 'EPSLN' SAPMASI ILE YAKLASMAK
C          ICIN ZAMAN SURECINDEKI ARTMA MIKTARI
C          ERROR : ANA SINUS ISARETINDEN 'EPSLN' KADAR SAPMIS CIKIS
C          ISARETININ HESABINDAKI MAKSIMUM HATA SINIRI
C          NMAX..: HERBIR ANAHTARLAMA SURECI HESABINDA YAPILABILECEK
C          MAKSIMUM ITERASYON SAYISI
C
CCC          CIKILAR
C
C          I.....: ANAHTARLAMA SAYISI
C          DELTAT: I'INCI ANAHTARLAMA SURESI
C          TIME..: I'INCI ANAHTARLAMA SONUNDA GEÇEN SURE
C          VOUT..: I'INCI ANAHTARLAMA SONUNDA CIKIS GERILIMI
C          IOUT..: I'INCI ANAHTARLAMA SONUNDA DEVREDEN AKAN ARIM
C          VIDEAL: I'INCI ANAHTARLAMA SONUNDA KENDISINE YAKLASILMAK
C          ISTENEN ANA SINUS ISARETININ DEGERI
C          HATA..: ANA SINUSTEN 'EPSLN' KADAR SAPMIS CIKIS ISARETTI-
C          NIN HESABINDA YAPILAN HATA. HATA <= ERROR
C          SAPMA : CIKIS ISARETININ ANA SINUSTEN SAPMA MIKTARI
C
CCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCC

```

```
IMPLICIT REAL*8(A-H,D-Z)
```

```
REAL*8 IO,INDUCT,IOUT
```

```
DIMENSION DTIME(200),DVOUT(200),DVIDEA(200),DPHASE(200)
```

```
DIMENSION DDELTA(200)
```

```
EXTERNAL FOP,FCLOSE
```

```
COMMON/BLK1/EC,RLOAD,IO,INDUCT,TIME,TAO,EPSLN,STEP,ERROR
```

```
COMMON/BLK2/DELTA0,FREQ,A,B,ESIN,NMAX
```

```
READ(5,*)RLOAD,INDUCT,EC,EPSLN,FREQ,ESIN
```

```
9999 CONTINUE
```

```
READ(5,*)DELTA0,STEP,ERROR,NMAX
```

```
9998 CONTINUE
```

```
C
```

```
PI=4.D0*DATAN(1.D0)
```

```
OMEGA=2.D0*PI*FREQ
```

```
TAO=INDUCT/RLOAD
```

```
SART=.5/PI/TAO
```

```
IF(FREQ.GE.SART) GOTO 1750
```

```

N=1
A=0.D0
PERIOD=1.D0/FREQ/2.D0
B=PERIOD
WRITE(6,310)RLOAD,INDUCT,EC,EPSLN,FREQ,ESIN
310  FORMAT(1X,'RLOAD=',F8.4,10X,'INDUCTOR=',E10.5,10X,'EC=...'
*,F6.2,/, 'EPSLN=',E8.3,10X,'FREQ....=',E10.4,10X,'ESIN='
*,F6.2)
WRITE(6,311)DELTA0,STEP,ERROR,NMAX
311  FORMAT('DELTA0=',E8.3,4X,'STEP=',E8.3,4X,'ERROR=',E8.3,4X
*, 'NMAX=',I6)
C
C  BASLANGIC ZAMANI,BASLANGIC AKIMI
C
TIME=0.D0
I0=0.D0
I=1
M=-1

WRITE(6,200)
200  FORMAT(/3X,'I',2X,'DELTA',4X,'TIME',7X,'VOUT',4X,'VIDEAL'
*,2X,'IOUT',6X,'HATA',7X,'SAPMA')
WRITE(6,201)
201  FORMAT(1X,'*****',2X,'-----',4X,'-----',
*,2X,'-----',6X,'-----',7X,'-----')
DELTA=DELTA0
DDELTA(1)=DELTA0
CALL OP(EC,DELTA,TAO,I0,RLOAD,VOUT,IOUT)
VIDEAL=ESIN*DSIN(OMEGA*DELTA)
I0=IOUT
DIF=VIDEAL*(1+EPSLN)-VOUT
FARK=(VOUT-VIDEAL)/VIDEAL
TIME=TIME+DELTA
SUM=DELTA*VOUT**2/2
DPHASE(1)=OMEGA*TIME
DVOUT(1)=VOUT
DVIDEA(1)=VIDEAL
DTIME(1)=TIME
WRITE(6,300)I,DELTA,TIME,VOUT,VIDEAL,IOUT,DIF,FARK

5  CONTINUE
I=I+1
M=-M
IF(M.LT.0)CALL CASE1(DELTA,VOUT,IOUT,DIF)
IF(M.GT.0)CALL CASE2(DELTA,VOUT,IOUT,DIF)
C
C  BIR SONRAKI ZAMAN,BIR SONRAKI AKIM
C
TIME=TIME+DELTA
IF(TIME.GE.PERIOD)GOTO 2000
I0=IOUT
C
C  IDEAL VOLTAJ
C
92  VIDEAL=ESIN*DSIN(OMEGA*TIME)

```

```

PHASE=OMEGA*TIME
DPHASE(I)=PHASE
DDELTA(I)=DELTAT
DTIME(I)=TIME
DVOUT(I)=VOUT
DVIDEA(I)=VIDEAL

```

C

```

IF(VIDEAL.EQ.0)GOTO 404
FARK=(VOUT-VIDEAL)/VIDEAL
403 WRITE(6,300)I,DELTAT,TIME,VOUT,VIDEAL,IOUT,DIF,FARK
IF(N)721,5000,5
404 FARK=555.
GOTO 403

```

C

C NEGATIF YARI PERIYOTA GECIS PROBLEMI HESABI

C

```

5000 DELTAT=DELTA2
N=-1
I=I+1
C=DEXP(-DELTAT/TAO)
VOUT=EC*(1-C)-VOUT*C
IOUT=VOUT/RLOAD
TIME=TIME+DELTAT
GOTO 92

```

C

```

2000 TIME=TIME-DELTAT
VOUT=DVOUT(I-1)
IO=VOUT/RLOAD
T=PERIOD-TIME
H=EC-VOUT*DEXP(-T/TAO)
DELTA2=TAO*DLOG(EC/H)
DELTA1=T-DELTA2
DELTAT=DELTA1
CALL CLOSE(IO,RLOAD,DELTAT,TAO,IOUT,VOUT)
TIME=TIME+DELTAT
N=0
GOTO 92

```

3

```

300 FORMAT(1X,'*',I2,1X,2(E9.3,1X),'*',2(F7.3,1X)
*,F6.3,2X,2(E9.3,2X))

```

```

721 WRITE(6,722)

```

```

722 FORMAT(1X,'*****')

```

C

C GUC HESABI

C

```

DO 4748 J=2,I
SUM=SUM+DDELTA(J)*(DVOUT(J)**2+DVOUT(J-1)**2)/2
4748 CONTINUE
GUC=SUM/TIME/RLOAD
WRITE(6,01)GUC
01 FORMAT(/1X,' YUKTE HARCANAN GUC =',F8.4,' WATT',//)
WRITE(6,121)
121 FORMAT(2X,'PHASE(DERECE)',3X,'VIDEAL(VOLT)',3X,'VOUT(VOLT)')
DO 18 J=1,I
WRITE(6,723)DPHASE(J)*180/PI,DVIDEA(J),DVOUT(J)

```

```

723  FORMAT(5X,F7.3,5X,F8.4,6X,F8.4)
18   CONTINUE
     GOTO 60

```

```

C
1780 WRITE(6,128)
128  FORMAT(1X,'BU ZAMAN',1X,'SABITI TAO ILE BU',1X,'FREK
*ANSTA ANAHTARLAMA',1X,'YAPMAK MUMKUN DEGIL')
60   STOP
     END

```

```

CCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCC
SUBROUTINE OP(EC,DELTAT,TAO,I0,R,VOUT,IOUT)
IMPLICIT REAL*8(A-H,O-Z)
REAL*8 I0,INDUCT,IOUT
AEXP=DEXP(-DELTAT/TAO)
VOUT=1.D0-AEXP
VOUT=EC*VOUT+I0*R*AEXP
IOUT=VOUT/R
RETURN
END

```

```

CCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCC
SUBROUTINE CLOSE(I0,R,DELTAT,TAO,IOUT,VOUT)
IMPLICIT REAL*8(A-H,O-Z)
REAL*8 I0,IOUT
AEXP=DEXP(-DELTAT/TAO)
VOUT=(I0*R)*AEXP
IOUT=VOUT/R
RETURN
END

```

```

CCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCC
SUBROUTINE FCLOSE(DELTAT,F)
IMPLICIT REAL*8(A-H,O-Z)
REAL*8 I0,INDUCT,IOUT
COMMON/BLK1/EC,RLOAD,I0,INDUCT,TIME,TAO,EPSLN,STEP,ERROR
COMMON/BLK2/DELTA0,FREQ,A,B,ESIN,NMAX
CALL CLOSE(I0,RLOAD,DELTAT,TAO,IOUT,VOUT)
PI=4.D0*DATAN(1.D0)
OMEGA=2.D0*PI*FREQ
VIDEAL=ESIN*DSIN(OMEGA*(TIME+DELTAT))
F=VIDEAL*(1-EPSLN)-VOUT
F=-F
RETURN
END

```

```

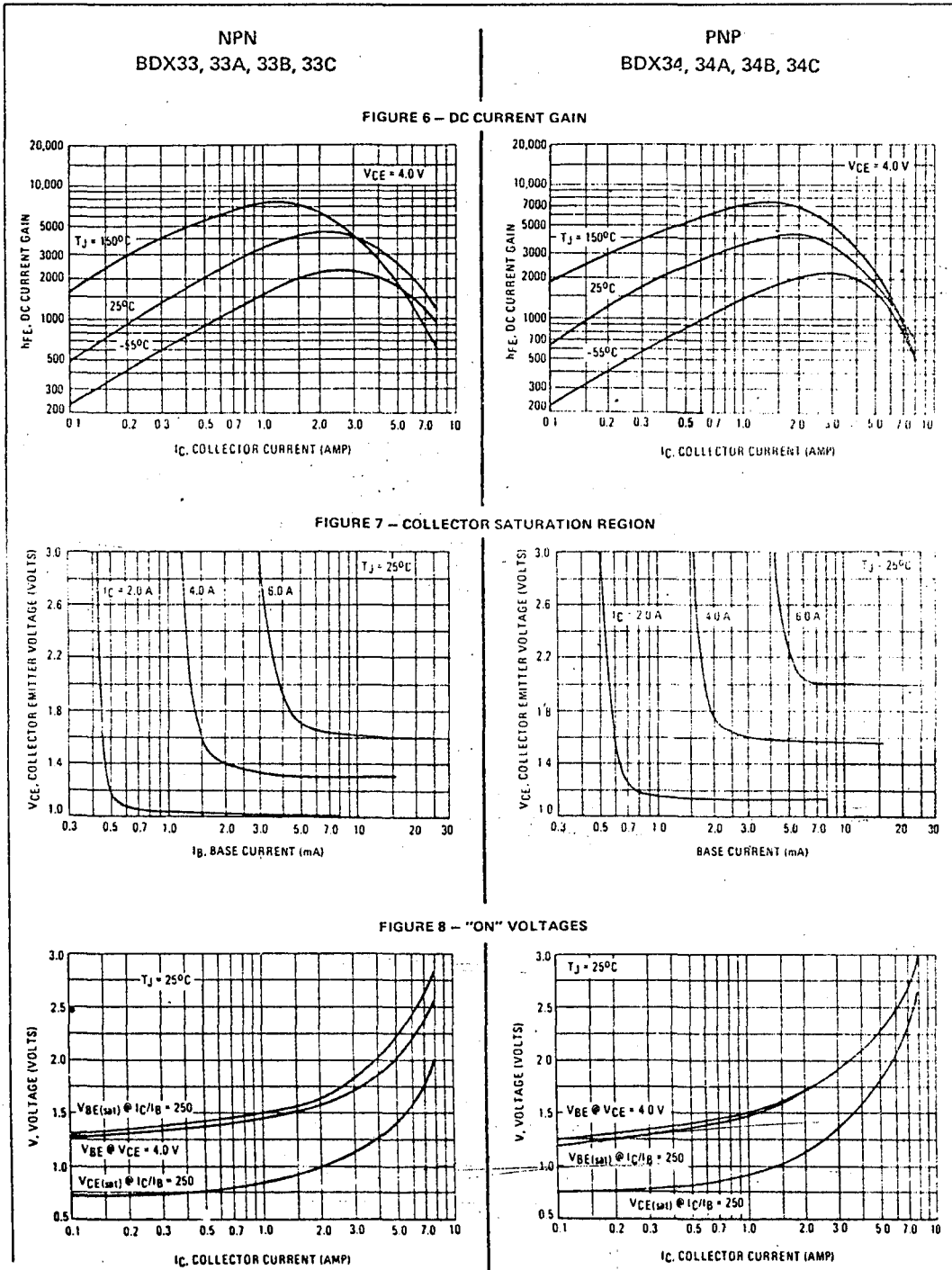
CCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCCC
SUBROUTINE FOP(DELTAT,F)
IMPLICIT REAL*8(A-H,O-Z)
REAL*8 I0,INDUCT,IOUT
COMMON/BLK1/EC,RLOAD,I0,INDUCT,TIME,TAO,EPSLN,STEP,ERROR
COMMON/BLK2/DELTA0,FREQ,A,B,ESIN,NMAX
CALL OP(EC,DELTAT,TAO,I0,RLOAD,VOUT,IOUT)
PI=4.D0*DATAN(1.D0)
OMEGA=2.D0*PI*FREQ
VIDEAL=ESIN*DSIN(OMEGA*(TIME+DELTAT))
F=VOUT-VIDEAL*(1+EPSLN)
F=-F
RETURN
END

```


EK. 2

BDX 33C, 34C Transistörlerinin karakteristik eğrileri

BDX33, 33A, 33B, 33C (NPN)
BDX34, 34A, 34B, 34C (PNP)



EK. 3

LM 301 İşlemsel Kuvvettlendiricisinin karakteristik eğrileri

TYPES LM101A, LM201A, LM301A HIGH-PERFORMANCE OPERATIONAL AMPLIFIERS

TYPICAL CHARACTERISTICS

INPUT OFFSET CURRENT
VS
FREE-AIR TEMPERATURE

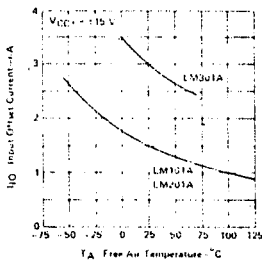


FIGURE 1

INPUT BIAS CURRENT
VS
FREE-AIR TEMPERATURE

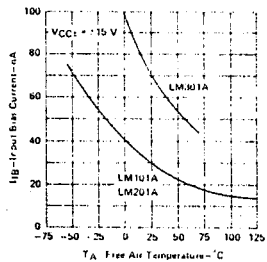


FIGURE 2

MAXIMUM PEAK-TO-PEAK
OUTPUT VOLTAGE (WITH
SINGLE-POLE COMPENSATION)
VS FREQUENCY

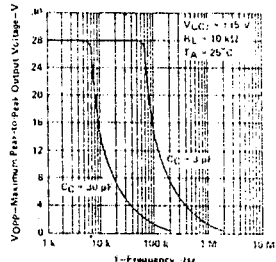


FIGURE 3

OPEN-LOOP LARGE-SIGNAL
DIFFERENTIAL
VOLTAGE AMPLIFICATION
VS
SUPPLY VOLTAGE

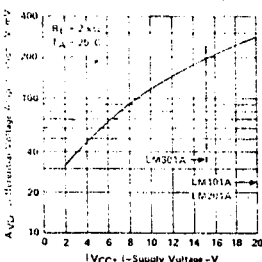


FIGURE 4

OPEN-LOOP LARGE SIGNAL
DIFFERENTIAL
VOLTAGE AMPLIFICATION
VS
FREQUENCY

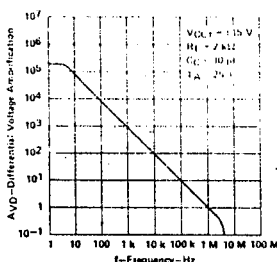


FIGURE 5

VOLTAGE-FOLLOWER
LARGE-SIGNAL PULSE RESPONSE

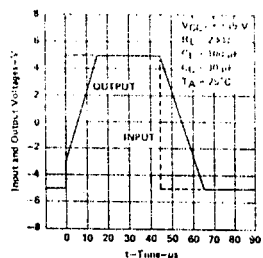


FIGURE 6

Operational Amplifiers

TYPICAL APPLICATION DATA

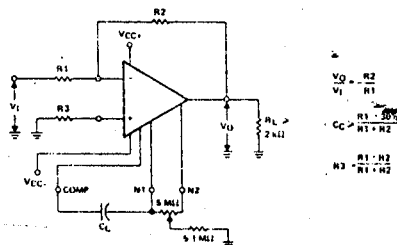


FIGURE 7—INVERTING CIRCUIT WITH ADJUSTABLE GAIN,
SINGLE-POLE COMPENSATION, AND OFFSET ADJUSTMENT